

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Hajime Kimura Art Unit : Unknown
Serial No. : New Application Examiner : Unknown
Filed : December 4, 2003
Title : SEMICONDUCTOR DEVICE, DIGITAL-ANALOG CONVERTER AND
DISPLAY DEVICE THEREOF

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

TRANSMITTAL OF PRIORITY DOCUMENT UNDER 35 USC §119

Applicant hereby confirms his claim of priority under 35 USC §119 from the following application:

Japan Application No. 2002-357839 filed December 10, 2002

A certified copy of the application from which priority is claimed is submitted herewith.

Please apply any charges or credits to Deposit Account No. 06-1050.

Respectfully submitted,

Date: December 4, 2003



John F. Hayden
Reg. No. 37,640

Customer No. 26171
Fish & Richardson P.C.
1425 K Street, N.W., 11th Floor
Washington, DC 20005-3500
Telephone: (202) 783-5070
Facsimile: (202) 783-2331

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 2002年12月10日

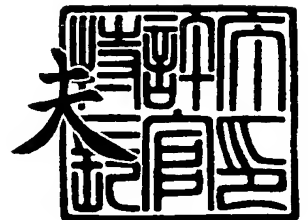
出願番号
Application Number: 特願2002-357839
[ST. 10/C]: [JP2002-357839]

出願人
Applicant(s): 株式会社半導体エネルギー研究所

2003年10月28日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



出証番号 出証特2003-3088947

【書類名】 特許願

【整理番号】 P006794

【提出日】 平成14年12月10日

【あて先】 特許庁長官 太田 信一郎 殿

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 木村 肇

【特許出願人】

【識別番号】 000153878

【氏名又は名称】 株式会社半導体エネルギー研究所

【代表者】 山崎 舜平

【手数料の表示】

【予納台帳番号】 002543

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置およびそれを用いた表示装置

【特許請求の範囲】

【請求項 1】

m個の電流源 I_1 、 I_2 、 \dots 、 I_m と、

切り替え回路とを有する半導体装置であって、

前記切り替え回路は、少なくともn個の入力端子 D_1 、 D_2 、 \dots 、 D_n と、

少なくともm個の出力端子 O_1 、 O_2 、 \dots 、 O_m とを有し、

前記電流源 I_k と前記切り替え回路の出力端子 O_k とが電氣的に接続され($k=1\sim m$)

前記切り替え回路は、前記切り替え回路の入力端子 D_1 、 D_2 、 \dots 、 D_n に入力される信号の値によって、前記切り替え回路の入力端子と出力端子の間の接続関係を切り替える機能を有することを特徴とする半導体装置。

【請求項 2】

m個の電流源と、

切り替え回路とを有する半導体装置であって、

前記切り替え回路は、少なくともn個の入力端子と、

少なくともm個の出力端子と、

スイッチとを有し、

前記電流源は、各々、前記切り替え回路の出力端子と電氣的に接続され、

前記切り替え回路の入力端子のいずれか1つは、

前記切り替え回路の出力端子の少なくとも1つと、

前記スイッチを介して電氣的に接続されていることを特徴とする半導体装置。

【請求項 3】

m個の電流源と、

切り替え回路とを有する半導体装置であって、

前記切り替え回路は、少なくともn個の入力端子と、

少なくともm個の出力端子と、

スイッチとを有し、

前記電流源は、各々、前記切り替え回路の出力端子と電氣的に接続され、
前記切り替え回路の出力端子のいずれか1つは、
前記切り替え回路の入力端子の少なくとも1つと、
前記スイッチを介して電氣的に接続されていることを特徴とする半導体装置。

【請求項4】

請求項2もしくは請求項3のいずれか1項において、前記スイッチのオンオフを、前記切り替え回路の入力端子に入力される信号の値によって、切り替えられる手段を有していることを特徴とする半導体装置。

【請求項5】

請求項1乃至請求項4のいずれか一項に記載の半導体装置を具備することを特徴とする表示装置。

【請求項6】

請求項5において、前記表示装置は、nビットの階調の画像を表示することを特徴とする表示装置。

【請求項7】

請求項5もしくは請求項6のいずれか一項に記載の表示装置を具備することを特徴とする電子機器。

【発明の詳細な説明】**【0001】****【発明の属する技術分野】**

本発明は、ガンマ補正機能を有する半導体装置の技術に関する。より詳細には、デジタル・アナログ変換機能と電圧電流変換機能とガンマ補正機能が一体化した半導体装置の技術に関する。

【0002】**【従来の技術】**

近年、自発光素子として、有機EL（エレクトロルミネッセンス）（有機LED、OLEDなどとも言う）ディスプレイが注目され、特に、各画素に薄膜トランジスタ（TFT）を配置したアクティブ型の有機ELディスプレイは、活発に研究が行われている。

【0003】

最も基本的な画素構成としては、1画素に2個のTFTを用いたものが使用されている。1つ目のTFTは、画像信号を画素に入力するかどうかを制御する機能を有しており、選択用TFTなどと呼ばれている。もう1つのTFTは、有機EL素子にどれくらいの電流を流すかを制御する機能を有しており、駆動用TFTなどと呼ばれている。駆動用TFTのゲート・ソース間電圧の大きさにより、有機EL素子に流れる電流値を制御できる。

【0004】

しかしながら、駆動用TFTは、画素によって、電流特性がばらついてしまう、という問題点があった。その結果、有機EL素子に流れる電流値がばらつき、輝度ムラが生じてしまう。

【0005】

そこで、有機EL素子に流れる電流値がばらつかないようにするため、様々な画素構成が検討されている。その内の一つとして、画素に入力する画像信号を電圧ではなく、電流で行うタイプの画素が開発されている（例えば、特許文献1、特許文献2、特許文献3を参照）。このタイプの画素を、電流入力型画素と呼ぶことにする。電流入力型画素では、画像信号に応じた値を持つ信号電流を画素に入力する。すると、信号電流に応じた大きさの電流が有機EL素子に流れる。そのため、TFTの電流特性やトランジスタサイズなどが画素ごとにばらついていても、有機EL素子に流れる電流値は、信号電流に応じた大きさになるため、輝度ムラを防止することが出来る。

【0006】

このような電流入力型画素では、画像信号として電流を用いている。そのため、画像信号に応じた大きさの電流を画素に供給する手段、つまり、駆動回路が必要となる。そのため、電流入力型画素のための駆動回路が検討されている（例えば、非特許文献1参照）。

【0007】

非特許文献1に記載されている駆動回路の一部を、図32に示す。図32の回路は、4ビットのデジタル電圧を入力し、アナログ電流を出力する回路である。つま

り、電圧信号を電流信号に変換する機能と、デジタル値をアナログ値に変換する機能とを合わせ持っている。ここでは、4ビット入力であるため、電流源として動作するTFTは、3206～3209までの4個配置されている。

【0008】

次に、図32の動作について説明する。まず、入力端子3202～3205に、各ビットのデジタル電圧が入力される。入力端子3202に最下位ビットのデジタル電圧が入力され、入力端子3205に最上位ビットのデジタル電圧が入力されるものとする。すると、入力端子3202～3205は、TFT 3206～3209のゲート端子に接続されているため、入力端子3202～3205に入力されるデジタル電圧によって、TFT 3206～3209は、各々、オン状態もしくはオフ状態のいずれかになる。そして、オン状態になったTFTから電流が流れ、キルヒホッフの電流法則により、TFT 3206～3209から流れる電流の総和が、出力端子3201から出力される。よって、出力端子3201から出力される電流は、アナログ値となる。

【0009】

つまり、TFT 3206～3209は、電流源として動作することになる。各電流源が、電流を出力するかどうかは、入力端子3202～3205から入力されるデジタル電圧によって制御される。

【0010】

なお、TFT 3206～3209のゲート長 L は、全て同一である。ゲート幅 W は、TFTによって、大きさが異なっている。TFT 3206のゲート幅 W が最も小さく、TFT 3209のゲート幅が最も大きい。そして、各TFTのゲート幅は、2倍ずつに大きくなっている。そのため、最下位ビット用の電流源であるTFT 3206から流れる電流の大きさを I_0 とすると、TFT 3207から流れる電流の大きさは $2 \times I_0$ 、TFT 3208から流れる電流の大きさは $4 \times I_0$ 、TFT 3209から流れる電流の大きさは $8 \times I_0$ となる。

【0011】

従って、TFT 3206～3209のうち、どのTFTから電流を流し、どのTFTからは電流を流さないかを制御することによって、4ビット分、つまり、16通りの電流の大きさを制御することが出来る。例えば、入力端子3203と3204にオン状

態となるデータを入力すると、出力端子3201からは、 $2 \times I_0$ の電流と $4 \times I_0$ の電流との総和、つまり、 $6 \times I_0$ の大きさの電流が流れる。入力端子3202と3203と3204にオン状態となるデータを入力すると、出力端子3201からは、 I_0 の電流と $2 \times I_0$ の電流と $4 \times I_0$ の電流との総和、つまり、 $7 \times I_0$ の大きさの電流が流れる。このようにして、入力端子3202～3205に入力されるデジタル電圧に応じた大きさのアナログ電流が、出力端子3201から出力される。

【0 0 1 2】

そのため、電流入力型画素に信号電流を入力する駆動回路として、図32の駆動回路を用いると、16階調の表示を行えることになる。

【0 0 1 3】

ここで、図32に対応させた場合の電流源の模式図を図33に示す。電流源3311には、電圧入力端子3312と、電流出力端子3313がある。電圧入力端子3312には、入力端子3202が接続されている。電流出力端子3313は、出力端子3201に接続されている。四角形の中には、電流源から流れる電流の大きさを示す文字が記されている。このような電流源が、複数個並列に配置されている。

【特許文献1】

国際公開第 01/06484号パンフレット

【特許文献2】

特許出願公表番号2002-514320号公報

【特許文献3】

特許出願公表番号2002-517806号公報

【非特許文献1】

AM-LCD'01:p223-226:アナログーサーキット シミュレーション オブ ザ ・カレント・プログラムド アクティブ・マトリックス ピクセル エレクトロード サーキット ベ이스ド オン ポリ・シリコン TFT フォー オーガニック ライト・エミッティング ディスプレイ (Analog-Circuit Simulation of the Current-Programmed Active-Matrix Pixel Electrode Circuits Based on Poly-Si TFT for Organic Light-Emitting Displays)

【0 0 1 4】

【発明が解決しようとする課題】

ところで、人間の目が感じる明るさと、光の強度とは、比例関係にない。光の強度が2倍になっても、人間の目では、必ずしも2倍明るくなったとは感じない。そのため、人間の感じる明るさ（視感度）に応じて、表示装置から出る光の強度を補正する必要がある。このように、表示装置において、光の強度を補正することは、ガンマ補正と呼ばれている。

【0015】

一方、上述した図32の駆動回路では、各ビットに対応した電流源から電流が出力されるかどうかを制御することにより、駆動させていた。そして、各電流源から出力される電流の総和が、出力端子3201から出力されていた。したがって、入力端子3202～3205に入力されるデジタル電圧と、出力端子3201から出力されるアナログ電流とは、比例関係になっていた。

【0016】

例として、入力される階調数と出力される電流の大きさの関係を、分かりやすくするために、グラフを用いて表した場合を、図34に示す。横軸に階調数、縦軸に電流をとっている。図34のように、階調数が増えると、それに比例して、電流値が大きくなっており、全域にわたって、階調数と電流の関係は、直線になっている。

【0017】

そのため、図32の駆動回路では、入力されるデジタル電圧と、出力されるアナログ電流の間の関係を非線形にすることができない。したがって、ガンマ補正を行うことができない。

【0018】

本発明は上記の問題点を鑑みてなされたものであり、ガンマ補正を行うことが出来る半導体装置を提供することを課題とする。より詳しくは、デジタル・アナログ変換機能と電圧電流変換機能とガンマ補正機能とが一体化した半導体装置を提供することを課題とする。

【0019】

【課題を解決するための手段】

本発明は、上記の問題点を解決するために、以下に示す手段を用いる。

【0020】

本発明は、 m 個の電流源 I_1 、 I_2 、 \dots 、 I_m と、切り替え回路とを有する半導体装置であって、前記切り替え回路は、少なくとも n 個の入力端子 D_1 、 D_2 、 \dots 、 D_n と、少なくとも m 個の出力端子 O_1 、 O_2 、 \dots 、 O_m とを有し、前記電流源 I_k と前記切り替え回路の出力端子 O_k とが電氣的に接続され($k=1\sim m$)、前記切り替え回路は、前記切り替え回路の入力端子 D_1 、 D_2 、 \dots 、 D_n に入力される信号の値によって、前記切り替え回路の入力端子と出力端子の間の接続関係を切り替える機能を有することを特徴とする半導体装置が提供される。

【0021】

つまり、切り替え回路において、ある時は、入力端子 D_a と出力端子 O_b とが電氣的に接続される。そのため、入力端子 D_a と電流源 I_b とが電氣的に接続される。その結果、入力端子 D_a に入力された信号は、電流源 I_b に入力される。

【0022】

また別の時には、入力端子 D_a は、出力端子 O_c と電氣的に接続される。そのため、入力端子 D_a と電流源 I_c とが電氣的に接続される。その結果、入力端子 D_a に入力された信号は、電流源 I_c に入力される。

【0023】

このように、入力端子から入力される信号が、どの電流源に入力されるかが、入力端子から入力される信号の値によって、切り替えられる。

【0024】

本発明は上記構成によって、 m 個の電流源と、切り替え回路とを有する半導体装置であって、前記切り替え回路は、少なくとも n 個の入力端子と、少なくとも m 個の出力端子と、スイッチとを有し、前記電流源は、各々、前記切り替え回路の出力端子と電氣的に接続され、前記切り替え回路の入力端子のいずれか1つは、前記切り替え回路の出力端子の少なくとも1つと、前記スイッチを介して電氣的に接続されていることを特徴とする半導体装置が提供される。

【0025】

本発明は上記構成によって、 m 個の電流源と、切り替え回路とを有する半導体

装置であって、前記切り替え回路は、少なくとも n 個の入力端子と、少なくとも m 個の出力端子と、スイッチとを有し、前記電流源は、各々、前記切り替え回路の出力端子と電氣的に接続され、前記切り替え回路の出力端子のいずれか1つは、前記切り替え回路の入力端子の少なくとも1つと、前記スイッチを介して電氣的に接続されていることを特徴とする半導体装置が提供される。

【0026】

本発明は上記構成によって、前記スイッチのオンオフを、前記切り替え回路の入力端子に入力される信号の値によって、切り替えられる手段を有していることを特徴とする半導体装置が提供される。

【0027】

本発明は上記構成によって、 n ビットの階調の画像を表示することを特徴とする表示装置が提供される。

【0028】

【発明の実施の形態】

（実施の形態1）

本実施の形態では、本発明におけるガンマ補正の原理について説明する。

【0029】

まず、階調数に関して、ある範囲ごとの、複数の領域に分割する。

【0030】

そして、分割された1つの領域内において、階調数と電流の関係をグラフを用いて表すとする、その関係は、ある形状を持つ線にする。つまり、1つの領域内においては、階調数と電流とは、ある関数を用いて表すことができるような、ある関係をもつようにする。もっとも単純な場合は、階調数と電流の関係をグラフを用いて表すと、その関係は直線になり、階調数と電流との関係を表す関数は、1次式になる。

【0031】

そして、階調数の各々の領域ごとに、階調数と電流の関係をグラフを用いて表したときのその形状、つまり、階調数と電流との関係を表す関数を異ならせるようにする。例えば、階調数と電流の関係をグラフを用いて表すと、その関係が直

線の場合は、各々の領域ごとに、その傾きを異ならせるようにする。

【0032】

その結果、領域全体としての見たときの階調数と電流の関係を表すグラフは、各領域内での階調数と電流の関係を表すグラフが直線の場合は、折れ線状のグラフになる。

【0033】

一方、入力されたデータ、すなわち、階調数が、分割された領域のうちの、どの領域に属するかを、入力されたデータ、すなわち、階調数を用いて、判断するようにする。この判断結果を用いて、階調数と電流との関係を表す関数として、どれを選択すればよいかを、決定する。つまり、その結果、入力されたデータ、すなわち、階調数によって、階調数と電流との関係を表す関数に関して、用いる関数が切り替わる。

【0034】

このように、階調数と電流の関係を表すグラフの形状、つまり、階調数と電流との関係を表す関数を、分割された領域毎に切り替えることにより、ガンマ補正を行えるようにする。

【0035】

以上に説明したガンマ補正の原理は、入力端子から入力される信号が、どの電流源に入力されるかを、入力端子から入力される信号の値によって、切り替えることにより、実現することができる。

【0036】

なお、スイッチとしてトランジスタを用いる場合、そのトランジスタは、単なるスイッチとして動作するため、トランジスタの極性は特に限定されない。ただし、オフ電流が少ない方が望ましい場合、オフ電流が少ない方の極性のトランジスタを用いることが望ましい。オフ電流が少ないトランジスタとしては、LDD領域を設けているもの等がある。また、スイッチとして動作させるトランジスタのソース端子の電位が、低電位側電源（Vss、Vgnd、0Vなど）に近い状態で動作する場合はnチャネル型を、反対に、ソース端子の電位が、高電位側電源（Vddなど）に近い状態で動作する場合はpチャネル型を用いることが望ましい。なぜ

なら、ゲート・ソース間電圧の絶対値を大きくできるため、スイッチとして、動作しやすいからである。なお、nチャネル型とpチャネル型の両方を用いて、CMOS型にしてもよい。

【0037】

なお、本発明におけるトランジスタは、どのような材料、手段、製造方法によりできたトランジスタでもよいし、どのようなタイプのトランジスタでもよい。例えば、薄膜トランジスタ(TFT)でもよい。TFTのなかでも、半導体層が非晶質(アモルファス)のものでもよいし、多結晶(ポリクリスタル)でも、単結晶のものでもよい。その他のトランジスタとして、単結晶基板において作られたトランジスタでもよいし、SOI基板において作られたトランジスタでもよいし、プラスチック基板の上に形成されたトランジスタでもよいし、ガラス基板上に形成されたトランジスタでもよい。その他にも、有機物やカーボンナノチューブで形成されたトランジスタでもよい。また、MOS型トランジスタでもよいし、バイポーラ型トランジスタでもよい。

【0038】

図34では、階調数と電流の関係を表すグラフは、階調の全域にわたって、直線であった。そこで、階調数と電流の関係を表すグラフが、図34の場合とは異なるようにするための方法について述べる。例えば、階調数と電流の関係を表すグラフを、折れ線状のようにするための原理について述べる。

【0039】

例として、図31に、3つの領域に分割した場合の階調数と電流の関係を表すグラフを示す。階調数がG0～G1までの領域、G1～G2までの領域、G2～G3までの領域、という様に分割する。各々の領域において、階調数と電流の関係を表すグラフの傾きが異なっている。

【0040】

まず、折れ線状にするための原理を説明する前に、一般的な数値の表し方について説明する。通常は、数値Lは、基数を元にして、以下の式(1)のように表すことができる。なお、例として、桁数は、6であるとする。

【0041】

$$L = f*B^5 + e*B^4 + d*B^3 + c*B^2 + b*B^1 + a*B^0 \dots (1)$$

【 0 0 4 2 】

Bが基数にあたる。例えば、10進数の場合は、基数が10になり、2進数の場合は、基数が2となる。f～aが、各桁の数字であり、通常は、fedcbaという様に記述する。ここでは、6桁であるとしているので、f～aまでの6個の数字を用いて表す。

【 0 0 4 3 】

また、桁数から1を引いた値で基数をべき乗にしたものを、Y[5]～Y[0]で表すと、式(1)は、式(2)のように表現することが出来る。

【 0 0 4 4 】

$$L = f*Y[5] + e*Y[4] + d*Y[3] + c*Y[2] + b*Y[1] + a*Y[0] \dots (2)$$

【 0 0 4 5 】

次に、実際の数値を用いて、簡単に例を示す。10進数で、321867という数字は、式(1)から、次の式(3)のように表すことが出来る。

【 0 0 4 6 】

$$L = 3*10^5 + 2*10^4 + 1*10^3 + 8*10^2 + 6*10^1 + 7*10^0 \dots (3)$$

【 0 0 4 7 】

次に、2進数で、186372という数字は、式(1)から、次の式(4)のように表すことが出来る。

【 0 0 4 8 】

$$L = 1*2^5 + 8*2^4 + 6*2^3 + 3*2^2 + 7*2^1 + 2*2^0 \dots (4)$$

【 0 0 4 9 】

このように、数値は、各桁の数字 (f～a) と、桁数から1を引いた値で基数をべき乗にした比例係数 (Y[5]～Y[0]) とを掛け合わせ、それを全ての桁にわたって足し合わせることで、表現できる。

【 0 0 5 0 】

以上の数値の表現方法を用いて、階調数と電流の関係を表すグラフを、折れ線状にするための原理について述べる。

【 0 0 5 1 】

図31に示したように、階調数と電流の関係を表すグラフは、各領域毎に、異なった傾きをもつ直線のグラフになるとする。それを実現するため、本発明では、各領域毎に、各桁の数値とかけ算をする比例係数 (Y[5]~Y[0]) の大きさを変えるようにする。あるいは、各領域毎に、基数の大きさを変えるようにしてもよい。これにより、階調数と電流の関係を表すグラフの傾きを変える。

【0 0 5 2】

そこで以下に、図31の場合における、各領域毎の数値を表す式を、例として示す。

【0 0 5 3】

まず、階調数がG0~G1までの領域では、基数を用いる場合は、式(5)のように表されたとする。ここで、Cが基数である。

【0 0 5 4】

$$L = f \cdot C^5 + e \cdot C^4 + d \cdot C^3 + c \cdot C^2 + b \cdot C^1 + a \cdot C^0 \cdots (5)$$

【0 0 5 5】

式(5)を、より一般的な記述にすると、式(6)のようになる。ここで、C[5]~C[0]は、比例係数である。C[5]~C[0]の比例係数は、必ずしも、式(5)における基数Cのべき乗になっている必要はない。

【0 0 5 6】

$$L = f \cdot C[5] + e \cdot C[4] + d \cdot C[3] + c \cdot C[2] + b \cdot C[1] + a \cdot C[0] \cdots (6)$$

【0 0 5 7】

次に、階調数がG1~G2までの領域では、基数を用いる場合は、式(7)のように表されたとする。ここで、Dが基数である。なお、階調数がG1の時の電流値、つまり、階調数がG0~G1までの領域と、G1~G2までの領域との境界の時の値を、L1とする。

【0 0 5 8】

$$L = L1 + f \cdot D^5 + e \cdot D^4 + d \cdot D^3 + c \cdot D^2 + b \cdot D^1 + a \cdot D^0 \cdots (7)$$

【0 0 5 9】

式(7)を、より一般的な記述にすると、式(8)のようになる。ここで、D[5]~D[0]は、比例係数である。D[5]~D[0]の比例係数は、必ずしも、式(7)における基

数Dのべき乗になっている必要はない。

【0060】

$$L = L1 + f \cdot D[5] + e \cdot D[4] + d \cdot D[3] + c \cdot D[2] + b \cdot D[1] + a \cdot D[0] \cdots (8)$$

【0061】

最後に、階調数がG2～G3までの領域では、基数を用いる場合は、式(9)のように表されたとする。ここで、Eが基数である。なお、階調数がG2の時の電流値、つまり、階調数がG1～G2までの領域と、G2～G3までの領域との境界の時の値を、L2とする。

【0062】

$$L = L2 + f \cdot E^5 + e \cdot E^4 + d \cdot E^3 + c \cdot E^2 + b \cdot E^1 + a \cdot E^0 \cdots (9)$$

【0063】

より一般的な記述にすると、式(10)のようになる。ここで、E[5]～E[0]は、比例係数である。E[5]～E[0]の比例係数は、必ずしも、式(9)における基数Eのべき乗になっている必要はない。

【0064】

$$L = L2 + f \cdot E[5] + e \cdot E[4] + d \cdot E[3] + c \cdot E[2] + b \cdot E[1] + a \cdot E[0] \cdots (10)$$

【0065】

以上のように、階調数における各領域毎に、各桁の数(f～a)とかけ算をする比例係数(C[5]～C[0]、D[5]～D[0]、E[5]～E[0])の大きさを変えるようにする。あるいは、各領域毎に、基数(C、D、E)の大きさを変えるようにしてもよい。このようにすることにより、階調数と電流の関係を表すグラフは、各領域毎に、異なった傾きをもつ直線のグラフになる。その結果、階調数と電流の関係を表すグラフを、折れ線状にすることが出来る。

【0066】

したがって、階調数での領域の分割数や、各領域の範囲の幅や、領域毎のグラフの傾き具合などを変えることにより、任意に、ガンマ補正を行うことが出来る。

【0067】

なお、本実施の形態において用いた、階調数を分割する領域の数、各領域におけるグラフの傾き、数値を表す場合の桁数、入力ビット数、入力端子数などは、これに限定されない。本実施の形態での概念を利用すれば、各々の数を変えることは、容易に実現できる。

【0068】

(実施の形態2)

前述した実施の形態1では、階調数と電流の関係を表すグラフを、各領域毎に異なった傾きをもつ直線のグラフにするための原理について述べた。本実施の形態では、実施の形態1で説明した原理を利用して、実際の回路を用いて、階調数と電流の関係を表すグラフを折れ線状にするための方法について述べる。

【0069】

まず、回路構成の概略図を図1に示す。ここでは、例として、2進数で4桁、つまり、4ビットの信号を入力する場合を説明する。

【0070】

従来は、図33に示すように、各入力端子3202～3205は、並列に配置された各電流源に、直接接続されていた。また、入力ビット数と、電流源の数は、一致していた。

【0071】

一方、本発明では、図1に示すように、各入力端子102～105は、切り替え回路101を介して、並列に配置された各電流源に、接続されている。つまり、切り替え回路101の各出力端子には、各電流源3301の電圧入力端子3302が各々接続されている。各電流源3301の電流出力端子3303は、出力端子3201に接続されている。また、入力ビット数と、電流源の数は、必ずしも一致しない。

【0072】

なお、本発明において、接続されているとは、電氣的に接続されていることと同義である。したがって、間に、別の素子などが配置されていてもよい。

【0073】

切り替え回路101は、各入力端子102～105と、並列に配置された各電流源との接続状態を、各入力端子102～105から入力される信号や制御信号などによって、

切り替える。つまり、階調数の各領域によって、各入力端子102～105が、どの電流源と接続されるかを切り替える。例えば、階調数の各領域によって、何ビットの入力信号は、どの大きさの電流源に接続すればよいかを、切り替え回路101において、切り替えている。これにより、階調数と電流の関係を表すグラフを、各領域毎に異なった傾きをもつ直線のグラフにすることが出来る。

【0074】

例えば、実施の形態1では、階調数の領域によって、式(6)、(8)、(10)のどの式を用いるかを、切り替えていた。切り替え回路101は、階調数の各領域によって、各入力端子102～105が、どの電流源と接続されるかを切り替える。切り替え回路101が行っている切り替えは、階調数の領域によって、式(6)、(8)、(10)のどの式を用いるかを切り替えていることに相当する。

【0075】

そこで、図2に、切り替え回路101の内部構成の例を簡単に説明する。各入力端子102～105は、領域判定回路201と、スイッチグループ501とに入力される。領域判定回路201では、各入力端子102～105から入力される信号を用いることにより、入力される信号が、階調数のどの領域に属するかを判断する。そして、領域判定回路201で得た情報は、スイッチグループ501に入力される。すると、スイッチグループ501では、領域判定回路201から入力された情報を元にして、各入力端子102～105が、どの大きさの電流源と接続されればよいかを切り替える。なお、スイッチグループ501では、領域判定回路201からだけではなく、制御信号202などから入力される信号も用いて、各入力端子102～105と電流源と接続を切り替える場合がある。よって、必ずしも、制御信号202は、必要ではない。また、図2では、領域判定回路201と、スイッチグループ501とを、明確に分離して説明しているが、両者が一体化しており、明確に分離できない場合も多い。

【0076】

なお、図1や図2において、並列に配置された各電流源の大きさ($a \cdot I_0$ 、 $b \cdot I_0$ など)は、式(6)、(8)、(10)で言えば、式の中の比例係数($C[5] \sim C[0]$ 、 $D[5] \sim D[0]$ 、 $E[5] \sim E[0]$)に対応した大きさになっている。したがって、電流源3301を何個並列に配置すればよいか、また、各々の電流源の大きさをどれくらいに

すればよいかは、階調数での領域の分割数や、各領域の階調数の範囲の幅や、領域毎のグラフの傾き具合などにより、変わってくる。

【0077】

なお、階調数におけるある領域において、あるビットの入力端子が、ある電流源と接続されていたとする。そして、例えば、別の領域において、別のビットの入力端子が、該電流源と同じ大きさの電流源と接続すればよい、とする。そのような場合は、電流源を、2つの領域にわたって、共用することが出来る。その結果、電流源の個数を少なくすることが出来る。

【0078】

このように、1つの電流源回路を、複数の領域で用いたり、複数の入力端子と接続できるようにしたりすることにより、電流源の個数を少なくすることが出来る。電流源の個数が少なくなることにより、レイアウト面積が小さくできたり、回路規模が小さくなるため、歩留まりが向上したり、動作を簡単にしたりすることが出来るようになる。

【0079】

次に、例として、切り替え回路101、もしくは、スイッチグループ501の一部分を切り取った場合の回路図を、図3、図4に示す。簡単のため、図3では、1ビット分のデータ（入力信号）が、どの電流源に接続されるかを示している。一方、図4では、1つの電流源が、どのビットのデータ（入力信号）に接続されるかを示している。実際の切り替え回路101、もしくは、スイッチグループ501は、図3と図4が重なり合い、あるビットのデータが、複数の電流源に接続できるようになっており、かつ、ある電流源が、複数のビットの入力端子と接続できるようになるような形で、全体の回路が構成されている場合もある。

【0080】

まず、図3の場合について説明する。図3では、入力端子301に、Xビットの信号が入力されている、とする。そして、スイッチ303～305が並列に接続され、各スイッチと直列に、電流源が各々接続されている。スイッチ303～305をまとめたものが、切り替え回路101、もしくは、スイッチグループ501の一部分を示す回路302となる。前記回路302は、領域判定回路201から入力される信号などを用いて、

制御される。図3では、例として、スイッチと電流源が、3つずつ配置されているものとする。そして、各電流源の大きさは、 $A \cdot I_0$ 、 $B \cdot I_0$ 、 $C \cdot I_0$ となっている。このように、スイッチと電流源の組みを3つ配置することにより、最低でも、階調数が3つの領域に分割されている場合に、適用することが出来る。つまり、スイッチ303~305のうちのどれか1つずつを導通状態にすることにより、3つの電流源を選択することが出来る。さらに、スイッチ303~305を同時に複数個導通状態にすることにより、階調数が分割される領域の数を、3つよりも多くすることが可能となる。

【0081】

また、Xビット以外の信号が入力される場合も、各々、同様に配置することが出来る。また、1つの電流源に対して、複数のビットの信号が入力されるようにすれば、電流源の総数を減らすことが出来る。

【0082】

そこで、図4には、1つの電流源に対して、複数の入力端子が接続されている場合の回路図を示す。入力端子401~403が、スイッチ405~407を介して、電流源と接続されている。スイッチ405~407をまとめたものが、切り替え回路101、もしくは、スイッチグループ501の一部分を示す回路404となる。前記回路404は、領域判定回路201から入力される信号などを用いて、制御される。図4では、例として、スイッチが、3つ配置されているものとする。そして、電流源の大きさは、 $X \cdot I_0$ となっている。このように、3つのスイッチを配置することにより、最低でも、階調数が3つの領域に分割されている場合に、適用することが出来る。つまり、スイッチ405~407のうちのどれか1つずつを導通状態にすることにより、3つの入力信号を選択することが出来る。このように、1つの電流源を、複数の領域で使用することにより、電流源の総数を減らすことが出来る。

【0083】

実際の切り替え回路101、もしくは、スイッチグループ501は、図3や図4が組み合わせられた形で構成されている場合もある。このような切り替え回路101を用いることにより、階調数と電流の関係を表すグラフを、分割した階調数における各領域毎に、異なった傾きをもつ直線のグラフにすることが出来る。

【0084】

なお、本実施の形態において用いた、電流源の数や大きさ、スイッチの数、階調数を分割する領域の数、各領域におけるグラフの傾き、数値を表す場合の桁数、入力ビット数、入力端子数などは、これに限定されない。本実施の形態での概念を利用すれば、各々の数を変えることは、容易に実現できる。

【0085】

(実施の形態3)

本実施の形態では、切り替え回路101の回路例を示す。まず、最も単純な場合として、階調数の領域を真ん中で2つに分けて、後半の領域では、階調数と電流の関係を表すグラフの傾きが、前半の場合の傾きの2倍になる場合について説明する。

【0086】

まず、各領域における、数値の表現式について述べる。そして、その後、その表現式を実現するための回路構成について説明する。

【0087】

ここで、本実施の形態では、入力信号のビット数は、例として、6ビットであるとする。そして、最下位ビットである1ビット目はa、2ビット目はb、3ビット目はc、4ビット目はd、5ビット目はe、6ビット目はf、を使って表すことにする。従って、a～fは、0か1かどちらかの数字をとることになる。また、電流源の入力端子に、1（H信号）を入力すれば、出力端子から電流が流れ、入力端子に0（L信号）を入力すれば、出力端子から電流が流れないものとする。

【0088】

なお、本実施の形態では、電流源の入力端子に、1（H信号）を入力すれば、出力端子から電流が流れ、入力端子に0（L信号）を入力すれば、出力端子から電流が流れないものとしているが、これに限定されない。

【0089】

まず、各領域における、数値の表現式について述べる。本実施の形態では、階調数の領域を真ん中で2つに分ける。したがって、入力される信号が、階調数の前半の領域か、もしくは、後半の領域かを、判断する必要がある。ここでは、最

上位ビット（6ビット）目の信号fに着目する。入力される信号の最上位ビットfが0（L信号）であれば、階調数の前半の領域であり、1（H信号）であれば、後半の領域であると判断できる。

【0090】

したがって、6ビット目の入力信号fが0（L信号）の場合、つまり、階調数の前半の領域では、式(11)のようになる。

【0091】

$$L = a \cdot I_0 + b \cdot 2 \cdot I_0 + c \cdot 4 \cdot I_0 + d \cdot 8 \cdot I_0 + e \cdot 16 \cdot I_0 + f \cdot 32 \cdot I_0 \cdots (11)$$

【0092】

このように、式(11)は、通常の2進数の場合の式になる。ここで、式(11)では、6ビット目の入力信号fが0の場合なので、式(12)のように書ける。

【0093】

$$L = a \cdot I_0 + b \cdot 2 \cdot I_0 + c \cdot 4 \cdot I_0 + d \cdot 8 \cdot I_0 + e \cdot 16 \cdot I_0 \cdots (12)$$

【0094】

6ビット目の入力信号fが1（H信号）の場合、つまり、階調数の後半の領域では、式(13)のようになる。つまり、後半の領域では、階調数と電流の関係を表すグラフの傾きが、前半の傾きの倍になる。

【0095】

$$\begin{aligned} L &= a \cdot 2 \cdot I_0 + b \cdot 4 \cdot I_0 + c \cdot 8 \cdot I_0 + d \cdot 16 \cdot I_0 + e \cdot 32 \cdot I_0 + L_1 \\ &= a \cdot 2 \cdot I_0 + b \cdot 4 \cdot I_0 + c \cdot 8 \cdot I_0 + d \cdot 16 \cdot I_0 + e \cdot 32 \cdot I_0 + f \cdot 32 \cdot I_0 \cdots (13) \end{aligned}$$

【0096】

このように、式(13)では、比例係数が2倍になっている。ここで、 L_1 は、領域の境界におけるLの値である。なお、式(13)では、6ビット目の入力信号fが1（H信号）なので、式(14)のように書ける。

【0097】

$$L = a \cdot 2 \cdot I_0 + b \cdot 4 \cdot I_0 + c \cdot 8 \cdot I_0 + d \cdot 16 \cdot I_0 + e \cdot 32 \cdot I_0 + 32 \cdot I_0 \cdots (14)$$

【0098】

ここで、式(11)と式(13)を比較してみる。すると、 $2 \cdot I_0$ 、 $4 \cdot I_0$ 、 $8 \cdot I_0$ 、 $16 \cdot I_0$ 、 $32 \cdot I_0$ の部分は、どちらの式にも、用いられていることが分かる。従って、こ

これらの比例係数に相当する部分は、領域が異なっても、共用できることが分かる。つまり、これらの比例係数に相当する電流源を、共用することが出来る。

【0099】

次に、上記の式を実現するための回路について説明する。図5に、式(11)、(13)に対応させた回路を示す。領域判定回路201において、入力信号を用いて、階調数のどの領域であるかを判断している。ここでは、6ビット目の入力信号fの値によって、階調数のどの領域であるかを判断している。つまり、スイッチグループ501では、領域判定回路201から出力される信号、つまり、6ビット目の入力信号fと、その反転信号によって、各入力端子がどの電流源に接続されるかを切り替えている。したがって、各電流源には、スイッチグループ501が接続されており、6ビット目の入力信号fの値によって、接続状態が切り替わる。配線502には、6ビット目の入力信号fが供給され、配線503には、6ビット目の入力信号fの反転信号が供給される。配線502と配線503の信号によって、スイッチグループ501の接続状態が切り替わる。

【0100】

次に、図5の接続状況を、図6、図7に示す。図6では、6ビット目の入力信号fが0（L信号）の場合、つまり、式(11)に対応する場合の接続状態になっている。この時は、配線503の上の信号が1（H信号）になっている。したがって、配線503によって導通状態になるスイッチが、オンになる。したがって例えば、1ビット目の入力信号aは、大きさ I_0 の電流源に接続され、2ビット目の入力信号bは、大きさ $2 \cdot I_0$ の電流源に接続され、3ビット目の入力信号cは、大きさ $4 \cdot I_0$ の電流源に接続され、・・・という様に接続される。一方、図7では、6ビット目の入力信号fが1（H信号）の場合、つまり、式(13)に対応する場合の接続状態になっている。この時は、配線502の上の信号が1（H信号）になっている。したがって、配線502によって導通状態になるスイッチが、オンになる。したがって例えば、1ビット目の入力信号aは、大きさ $2 \cdot I_0$ の電流源に接続され、2ビット目の入力信号bは、大きさ $4 \cdot I_0$ の電流源に接続され、3ビット目の入力信号cは、大きさ $8 \cdot I_0$ の電流源に接続され、・・・という様に接続される。

【0101】

なお、式(12)、(14)を用いて、さらに、0（L信号）が電流源に入力された時には、電流が流れない、ということを用いると、図5の回路は、図8のように書くこともできる。つまり、スイッチグループ501の構成を、簡単にすることが出来る。

【0102】

次に、図8におけるスイッチグループ501を、デジタル回路を用いて構成した場合の回路図を図9に示す。図9では、スイッチグループ501をAND回路とOR回路で構成したが、これに限定されない。NAND回路、NOR回路、インバータ回路、トランスファージート回路（アナログスイッチ）、トライステートバッファ回路など、様々な回路を用いて、スイッチグループ501や切り替え回路101を構成することが出来る。図9の動作については、図6、図7などと同様であるため、省略する。

【0103】

最後に、本実施の形態の実行結果について示す。図10に、階調数の領域を真ん中で2つに分けて、後半の領域では、階調数と電流の関係を表すグラフの傾きが、前半の場合の傾きの2倍になるようにしたときのグラフを示す。横軸が階調数であり、縦軸が電流である。図10から分かる通り、階調の真ん中で折れ曲がるという、折れ線状のグラフになっている。このようにグラフを非線形にすることにより、ガンマ補正を行うことが出来る。

【0104】

なお、本実施の形態では、最上位ビット（6ビット）目の信号に着目して、入力される信号が、階調数の前半の領域か、後半の領域かを、判断しているが、これに限定されない。別の方法によって、入力される信号が、階調数の前半の領域か、後半の領域かを、判断することは、可能である。

【0105】

なお、本実施の形態において用いた、電流源の数や大きさ、スイッチの数、階調数を分割する領域の数、各領域におけるグラフの傾き、数値を表す場合の桁数、入力ビット数、入力端子数などは、これに限定されない。本実施の形態での概念を利用すれば、各々の数を変えることは、容易に実現できる。

【0106】

(実施の形態4)

本実施の形態では、階調数を分割する領域の数やグラフの傾きなどが実施の形態3とは異なる場合の例を示す。

【0107】

本実施の形態では、階調数の領域を真ん中で2つに分けて、後半の領域では、階調数と電流の関係を表すグラフの傾きが、前半の場合の傾きの3倍になる場合について説明する。

【0108】

本実施の形態では、実施の形態3とは、傾きの倍率が異なるだけである。よって、主に、違いがある部分について、説明する。

【0109】

6ビット目の入力信号fが0（L信号）の場合、つまり、階調数の前半の領域では、実施の形態3と同様であるため、式(11)や式(12)のようになる。

【0110】

6ビット目の入力信号fが1（H信号）の場合、つまり、階調数の後半の領域では、式(15)のようになる。ここで、後半の領域では、階調数と電流の関係を表すグラフの傾きが、前半の傾きの3倍になる。

【0111】

$$\begin{aligned} L &= a*3*I0 + b*6*I0 + c*12*I0 + d*24*I0 + e*48*I0 + L1 \\ &= a*3*I0 + b*6*I0 + c*12*I0 + d*24*I0 + e*48*I0 + f*32*I0 \cdots (15) \end{aligned}$$

【0112】

このように、式(15)では、比例係数が3倍になっている。ここで、L1は、領域の境界におけるLの値である。なお、6ビット目の入力信号fは、式(15)においては、常に1（H信号）である。

【0113】

ここで、式(15)と、式(11)や式(12)とを見比べると、同じ大きさの電流源を用いていないことが分かる。そのため、電流源の共用が出来ない。そこで、電流源が共用できるようにするため、式(15)を式(16)のように変形してもよい。

【0114】

$$L = a*(2*I_0 + I_0) + b*(4*I_0 + 2*I_0) + c*(8*I_0 + 4*I_0) + d*(16*I_0 + 8*I_0) + e*(32*I_0 + 16*I_0) + 32*I_0 \cdots (16)$$

【0115】

このようにすることにより、式(12)と式(16)を見比べると、 I_0 、 $2*I_0$ 、 $4*I_0$ 、 $8*I_0$ 、 $16*I_0$ の部分は、どちらの式にも、用いられていることになる。そのため、それらの大きさを持つ電流源は、階調の領域が異なっても、共用できる。

【0116】

次に、式を実現するための回路について説明する。図11に、式(12)、(16)に対応させた回路を示す。6ビット目の入力信号fが0（L信号）の場合は、式(12)に対応する接続状態になっている。一方、6ビット目の入力信号fが1（H信号）の場合は、式(16)に対応する接続状態になっている。

【0117】

図11に示すように、領域判定回路201において、6ビット目の入力信号fを用いて、階調の領域を判断できるようにし、スイッチグループ501において、領域判定回路201から出力される信号に基づいて、電流源への接続状況を切り替えている。

【0118】

なお、図11では、式(12)、(16)に対応させた回路図を示したが、式(12)、(15)に対応させて回路を構成してもよい。その場合の回路を、図12に示す。6ビット目の入力信号fが0（L信号）の場合は、式(12)に対応する接続状態になっている。一方、6ビット目の入力信号fが1（H信号）の場合は、式(15)に対応する接続状態になっている。

【0119】

なお、図11、図12における切り替え回路101は、デジタル回路として、AND回路を用いて構成しているが、これに限定されない。スイッチ、OR回路、NAND回路、NOR回路、インバータ回路、トランスファergeート回路（アナログスイッチ）、トライステートバッファ回路など、様々な回路を用いて、切り替え回路101を構成することが出来る。

【0120】

なお、本実施の形態では、最上位ビット（6ビット）目の信号に着目して、入力される信号が、階調数の前半の領域か、後半の領域かを、判断しているが、これに限定されない。別の方法によって、入力される信号が、階調数の前半の領域か、後半の領域かを、判断することは、可能である。

【0121】

なお、本実施の形態において用いた、電流源の数や大きさ、スイッチの数、階調数を分割する領域の数、各領域におけるグラフの傾き、数値を表す場合の桁数、入力ビット数、入力端子数などは、これに限定されない。本実施の形態での概念を利用すれば、各々の数を変えることは、容易に実現できる。

【0122】

（実施の形態5）

本実施の形態では、階調数を分割する領域の数やグラフの傾きなどが実施の形態3、4とは異なる場合の例を示す。

【0123】

本実施の形態では、階調数の領域を真ん中で2つに分けて、後半の領域では、階調数と電流の関係を表すグラフの傾きが、前半の場合の傾きの4倍になる場合について説明する。

【0124】

本実施の形態では、実施の形態3、4とは、傾きの倍率が異なるだけである。よって、主に、違いがある部分について、説明する。

【0125】

6ビット目の入力信号fが0（L信号）の場合、つまり、階調数の前半の領域では、実施の形態3と同様であるため、式(11)や式(12)のようになる。

【0126】

6ビット目の入力信号fが1（H信号）の場合、つまり、階調数の後半の領域では、式(17)のようになる。ここで、後半の領域では、階調数と電流の関係を表すグラフの傾きが、前半の傾きの4倍になる。

【0127】

$$L = a*4*I0 + b*8*I0 + c*16*I0 + d*32*I0 + e*64*I0 + L1$$

$$= a*4*I0 + b*8*I0 + c*16*I0 + d*32*I0 + e*64*I0 + f*32*I0 \cdots (17)$$

【 0 1 2 8 】

このように、式(17)では、比例係数が4倍になっている。ここで、L1は、領域の境界におけるLの値である。なお、6ビット目の入力信号fは、式(17)においては、常に1（H信号）である。

【 0 1 2 9 】

ここで、式(12)と式(17)を比較してみる。すると、 $4*I0$ 、 $8*I0$ 、 $16*I0$ の部分は、どちらの式にも、用いられていることが分かる。従って、これらの比例係数に相当する部分、つまり、それらの大きさを持つ電流源は、階調の領域が異なっても、共用できることが分かる。

【 0 1 3 0 】

次に、式を実現するための回路について説明する。図13に、式(12)、(17)に対応させた回路を示す。図13の接続状況を、図14、図15に示す。図14では、6ビット目の入力信号fが0（L信号）の場合、つまり、式(12)に対応する場合の接続状態になっている。この時は、配線1302の上の信号が1（H信号）になっている。したがって、配線1302と接続されているAND回路は、そのAND回路のもう一つの入力信号の値をそのまま出力することが出来る状態となる。一方、図15では、6ビット目の入力信号fが1（H信号）の場合、つまり、式(17)に対応する場合の接続状態になっている。この時は、配線1301の上の信号が1（H信号）になっている。したがって、配線1301と接続されているAND回路は、そのAND回路のもう一つの入力信号の値をそのまま出力することが出来る状態となる。

【 0 1 3 1 】

図13～15に示すように、領域判定回路201において、6ビット目の入力信号fを用いて、階調の領域を判断できるようにし、スイッチグループ501において、領域判定回路201から出力される信号に基づいて、電流源への接続状況を切り替えている。

【 0 1 3 2 】

なお、図13、図14、図15における切り替え回路101は、デジタル回路として、AND回路とOR回路を用いて構成しているが、これに限定されない。スイッチ、NAND

回路、NOR回路、インバータ回路、トランスファージョイント回路（アナログスイッチ）、トライステートバッファ回路など、様々な回路を用いて、切り替え回路101を構成することが出来る。

【0133】

なお、本実施の形態では、最上位ビット（6ビット）目の信号に着目して、入力される信号が、階調数の前半の領域か、後半の領域かを、判断しているが、これに限定されない。別の方法によって、入力される信号が、階調数の前半の領域か、後半の領域かを、判断することは、可能である。

【0134】

なお、本実施の形態において用いた、電流源の数や大きさ、スイッチの数、階調数を分割する領域の数、各領域におけるグラフの傾き、数値を表す場合の桁数、入力ビット数、入力端子数などは、これに限定されない。本実施の形態での概念を利用すれば、各々の数を変えることは、容易に実現できる。

【0135】

（実施の形態6）

本実施の形態では、階調数を分割する領域の数やグラフの傾きなどが実施の形態3～5とは異なる場合の例を示す。

【0136】

本実施の形態では、階調数の領域を2つに分けて、前半の領域は $3/4$ の幅であり、後半の領域は $1/4$ の幅であるとする。そして、後半の領域では、階調数と電流の関係を表すグラフの傾きが、前半の場合の傾きの4倍になる場合について説明する。

【0137】

まず、本実施の形態では、実施の形態3～5とは、階調の領域のわけ方が異なる。したがって、階調の領域を判断するための方法が異なる。

【0138】

本実施の形態では、後半の領域は $1/4$ の幅である。入力信号が後半の領域にあるのは、5ビット目の入力信号eと、6ビット目の入力信号fとが、両方とも1（H信号）の場合である。5ビット目の入力信号eと6ビット目の入力信号fのど

ちらか1つでも、1で無ければ、前半の3/4の領域に属することになる。したがって、5ビット目の入力信号eと、6ビット目の入力信号fの論理積（AND）をとったデータを用いて、階調の領域を判断すればよい。つまり、5ビット目の入力信号eと、6ビット目の入力信号fの両方が1（H信号）の場合と、それ以外の場合、というように、切り替えればよい。

【0139】

まず、階調数の前半の領域では、実施の形態3と同様であるため、式(11)や式(12)のようになる。

【0140】

次に、階調数の後半の領域、つまり、5ビット目の入力信号eと6ビット目の入力信号fの両方が1（H信号）の場合では、式(18)のようになる。ここで、後半の領域では、階調数と電流の関係を表すグラフの傾きが、前半の傾きの4倍になる。

【0141】

$$\begin{aligned} L &= a*4*I0 + b*8*I0 + c*16*I0 + d*32*I0 + L1 \\ &= a*4*I0 + b*8*I0 + c*16*I0 + d*32*I0 + e*16*I0 + f*32*I0 \cdots (18) \end{aligned}$$

【0142】

このように、式(18)では、比例係数が4倍になっている。ここで、L1は、領域の境界におけるLの値である。なお、5ビット目の入力信号eと6ビット目の入力信号fは、式(18)においては、常に1（H信号）である。

【0143】

ここで、式(12)と式(18)を比較してみる。すると、4*I0、8*I0、16*I0、32*I0の部分は、どちらの式にも、用いられていることが分かる。従って、これらの比例係数に相当する部分、つまり、それらの大きさを持つ電流源は、階調の領域が異なっても、共用できることが分かる。

【0144】

次に、式を実現するための回路について説明する。図16に、式(12)、(18)に対応させた回路を示す。図16の接続状況を、図17、図18に示す。図17では、5ビット目の入力信号eと6ビット目の入力信号fの論理積（AND）をとったデータが0

(L 信号) の場合、つまり、式(12)に対応する場合の接続状態になっている。この時は、配線1602の上の信号が1 (H 信号) になっている。したがって、配線1602と接続されているAND回路は、そのAND回路のもう一つの入力信号の値をそのまま出力することが出来る状態となる。一方、図18では、5 ビット目の入力信号e と 6 ビット目の入力信号f の論理積 (AND) をとったデータが1 (H 信号) の場合、つまり、式(18)に対応する場合の接続状態になっている。この時は、配線1601の上の信号が1 (H 信号) になっている。したがって、配線1601と接続されているAND回路は、そのAND回路のもう一つの入力信号の値をそのまま出力することが出来る状態となる。

【0145】

図16～18に示すように、領域判定回路201において、5 ビット目の入力信号e と 6 ビット目の入力信号f とを用いて、階調の領域を判断できるようにし、スイッチグループ501において、領域判定回路201から出力される信号に基づいて、電流源への接続状況を切り替えている。

【0146】

最後に、本実施の形態の実行結果について示す。図19に、階調数の領域を2つに分けて、後半の1/4の幅の領域では、階調数と電流の関係を表すグラフの傾きが、前半の場合の傾きの4倍になるようにした場合のグラフを示す。横軸が階調数であり、縦軸が電流である。図19から分かる通り、折れ線状のグラフになっている。このようにすることにより、ガンマ補正を行うことが出来る。

【0147】

なお、図16～18における切り替え回路101は、デジタル回路として、AND回路とOR回路を用いて構成しているが、これに限定されない。スイッチ、NAND回路、NOR回路、インバータ回路、トランスファージェット回路 (アナログスイッチ)、トライステートバッファ回路など、様々な回路を用いて、切り替え回路101を構成することが出来る。

【0148】

なお、本実施の形態では、5 ビット目の入力信号e と 6 ビット目の入力信号f に着目して、入力される信号が、階調数のどの領域に属するかを、判断しているが

、これに限定されない。別の方法によって、入力される信号が、階調数のどの領域に属するかを判断することは、可能である。

【0149】

なお、本実施の形態において用いた、電流源の数や大きさ、スイッチの数、階調数を分割する領域の数、各領域におけるグラフの傾き、数値を表す場合の桁数、入力ビット数、入力端子数などは、これに限定されない。本実施の形態での概念を利用すれば、各々の数を変えることは、容易に実現できる。

【0150】

(実施の形態7)

本実施の形態では、階調数を分割する領域の数やグラフの傾きなどが実施の形態3～6とは異なる場合の例を示す。

【0151】

本実施の形態では、階調数の領域を4つに、等間隔に分けて、後半の領域にいくほど、階調数と電流の関係を表すグラフの傾きが、2倍ずつになっていく場合について説明する。

【0152】

まず、本実施の形態では、実施の形態3～実施の形態6とは、階調の領域のわけ方が異なる。したがって、階調の領域を判断するための方法が異なる。

【0153】

本実施の形態では、領域数が4つで、等間隔に分けられている。したがって、上位2ビット分のデータを用いれば、どの領域かを判断できる。

【0154】

つまり、第1の領域は、5ビット目の入力信号eが0（L信号）で、6ビット目の入力信号fが0（L信号）である。第2の領域は、5ビット目の入力信号eが1（H信号）で、6ビット目の入力信号fが0（L信号）である。第3の領域は、5ビット目の入力信号eが0（L信号）で、6ビット目の入力信号fが1（H信号）である。第4の領域は、5ビット目の入力信号eが1（H信号）で、6ビット目の入力信号fが1（H信号）である。このように、上位2ビット分のデータを用いれば、4つの領域を判別できる。

【0155】

まず、階調数の第1の領域では、5ビット目の入力信号eが0（L信号）で、6ビット目の入力信号fが0（L信号）であり、傾きが通常通りなので、式(19)のようになる。

【0156】

$$\begin{aligned} L &= a \cdot I_0 + b \cdot 2 \cdot I_0 + c \cdot 4 \cdot I_0 + d \cdot 8 \cdot I_0 + e \cdot 16 \cdot I_0 + f \cdot 32 \cdot I_0 \\ &= a \cdot I_0 + b \cdot 2 \cdot I_0 + c \cdot 4 \cdot I_0 + d \cdot 8 \cdot I_0 \cdots (19) \end{aligned}$$

【0157】

階調数の第2の領域では、5ビット目の入力信号eが1（H信号）で、6ビット目の入力信号fが0（L信号）であり、傾きが2倍になるので、式(20)のようになる。ここで、L1は、領域の境界におけるLの値である。

【0158】

$$\begin{aligned} L &= a \cdot 2 \cdot I_0 + b \cdot 4 \cdot I_0 + c \cdot 8 \cdot I_0 + d \cdot 16 \cdot I_0 + L_1 \\ &= a \cdot 2 \cdot I_0 + b \cdot 4 \cdot I_0 + c \cdot 8 \cdot I_0 + d \cdot 16 \cdot I_0 + 16 \cdot I_0 \cdots (20) \end{aligned}$$

【0159】

階調数の第3の領域では、5ビット目の入力信号eが0（L信号）で、6ビット目の入力信号fが1（H信号）であり、傾きがさらに2倍になり、結果として4倍になるので、式(21)のようになる。ここで、L2は、領域の境界におけるLの値である。

【0160】

$$\begin{aligned} L &= a \cdot 4 \cdot I_0 + b \cdot 8 \cdot I_0 + c \cdot 16 \cdot I_0 + d \cdot 32 \cdot I_0 + L_2 \\ &= a \cdot 4 \cdot I_0 + b \cdot 8 \cdot I_0 + c \cdot 16 \cdot I_0 + d \cdot 32 \cdot I_0 + 16 \cdot I_0 + 32 \cdot I_0 \cdots (21) \end{aligned}$$

【0161】

階調数の第4の領域では、5ビット目の入力信号eが1（H信号）で、6ビット目の入力信号fが1（H信号）であり、傾きが8倍になるので、式(22)のようになる。ここで、L3は、領域の境界におけるLの値である。

【0162】

$$\begin{aligned} L &= a \cdot 8 \cdot I_0 + b \cdot 16 \cdot I_0 + c \cdot 32 \cdot I_0 + d \cdot 64 \cdot I_0 + L_3 \\ &= a \cdot 8 \cdot I_0 + b \cdot 16 \cdot I_0 + c \cdot 32 \cdot I_0 + d \cdot 64 \cdot I_0 + 16 \cdot I_0 + 32 \cdot I_0 + 64 \cdot I_0 \cdots \end{aligned}$$

(22)

【0163】

ここで、式(19)、(20)、(21)、(22)を比較してみると、複数の領域で用いられている項があることが分かる。従って、これらの比例係数に相当する部分、つまり、それらの大きさを持つ電流源は、階調の領域が異なっても、共用できることが分かる。

【0164】

次に、式を実現するための回路について説明する。図20に、式(19)、(20)、(21)、(22)に対応させた回路を示す。

【0165】

領域判定回路201の中には、領域判定信号出力回路2001がある。領域判定信号出力回路2001は、図21に示すように、5ビット目の入力信号eと6ビット目の入力信号fとを用いて、4つの領域を識別するための信号を出力する。例えば、5ビット目の入力信号eの反転信号と、6ビット目の入力信号fの反転信号とで、論理積（AND）をとり、その信号を出力する。その信号は、階調数の第1の領域の時に、1（H信号）になる。第2～第4の領域に関しても、同様である。このように、領域判定信号出力回路2001が出力する信号を用いて、階調の領域を判定する。

【0166】

スイッチグループ501には、スイッチユニット2002が、電流源と同じ数だけ配置されている。スイッチユニット2002は、入力信号や領域判定回路201から入力される信号を用いて、電流を流すかどうかを判断する信号を電流源に出力している。

【0167】

スイッチユニット2002の例を図22に示す。スイッチユニット2002では、入力信号が、2本1組となっている。2本の入力信号は、AND回路に入力される。このようなAND回路と2本の入力信号のペアが、複数個並列に配置されている。前記ペアの個数は、スイッチユニット2002が接続されている電流源によって、異なる。したがって、スイッチユニット2002は、入力信号の数も、各々の場合により異

なるものとする。図22では、AND回路と2本の入力信号のペアが5個配置されている場合を示している。そして、各AND回路の出力は、OR回路に入力される。つまり、各AND回路の出力の少なくとも1つが、1（H信号）であれば、OR回路の出力は、1（H信号）になる。そして、OR回路の出力は、電流源に入力される。

【0168】

図20に示すように、電流の大きさが I_0 である電流源には、AND回路と2本の入力信号のペアが1つであるスイッチユニット2002が接続され、電流の大きさが 2^*I_0 である電流源には、AND回路と2本の入力信号のペアが2つであるスイッチユニット2002が接続されている。

【0169】

このように、領域判定回路201において、5ビット目の入力信号eと6ビット目の入力信号fを用いて、階調の領域を判断できるようにし、スイッチグループ501において、領域判定回路201から出力される信号に基づいて、電流源への接続状況を切り替えている。

【0170】

最後に、本実施の形態の実行結果について示す。図23に、階調数の領域を4つに分けて、階調数と電流の関係を表すグラフの傾きが、領域ごとに2倍になっていくようにした場合のグラフを示す。横軸が階調数であり、縦軸が電流である。図23から分かる通り、傾きが徐々に大きくなるという、折れ線状のグラフになっている。このようにすることにより、ガンマ補正を行うことが出来る。

【0171】

なお、図20における切り替え回路101は、デジタル回路として、AND回路とOR回路などを用いて構成しているが、これに限定されない。スイッチ、NAND回路、NOR回路、インバータ回路、トランスファergeート回路（アナログスイッチ）、トライステートバッファ回路など、様々な回路を用いて、切り替え回路101を構成することが出来る。

【0172】

なお、本実施の形態では、5ビット目の入力信号eと6ビット目の入力信号fに着目して、入力される信号が、階調数のどの領域に属するかを、判断しているが

、これに限定されない。別の方法によって、入力される信号が、階調数のどの領域に属するかを判断することは、可能である。

【0173】

なお、本実施の形態において用いた、電流源の数や大きさ、スイッチの数、階調数を分割する領域の数、各領域におけるグラフの傾き、数値を表す場合の桁数、入力ビット数、入力端子数などは、これに限定されない。本実施の形態での概念を利用すれば、各々の数を変えることは、容易に実現できる。

【0174】

(実施の形態8)

本実施の形態では、階調数を分割する領域の数やグラフの傾きなどが実施の形態3～7とは異なる場合の例を示す。

【0175】

実施の形態3～7では、階調数を分割する領域の数やグラフの傾きなどを切り替えることに関して、記載していない。そこで、本実施の形態では、階調数を分割する領域の数やグラフの傾きを切り替える場合について説明する。

【0176】

なお、簡単のため、階調数の領域を真ん中で2つに分けるようにする。そして、後半の領域では、階調数と電流の関係を表すグラフの傾きが、前半の場合の傾きの2倍になる時と、3倍になる時とで、切り替える場合について説明する。

【0177】

ここで、実施の形態3において、階調数の領域を真ん中で2つに分けて、後半の領域では、階調数と電流の関係を表すグラフの傾きが、前半の場合の傾きの2倍になる場合について説明した。また、実施の形態4において、階調数の領域を真ん中で2つに分けて、後半の領域では、階調数と電流の関係を表すグラフの傾きが、前半の場合の傾きの3倍になる場合について説明した。つまり、実施の形態3で述べた切り替え回路101と、実施の形態4で述べた切り替え回路101とを、組み合わせて、各々を切り替えることが可能な構成にすればよい。

【0178】

そこで、図24に、階調数と電流の関係を表すグラフの傾きの大きさを切り替え

ることができる回路を示す。配線2402、2401には、6ビット目の入力信号fおよびその反転信号が出力されている。この信号を用いて、階調の領域を判別する。そして、配線2403、2404には、階調の後半の領域における、階調数と電流の関係を表すグラフの傾きを判別する信号が出力されている。配線2403の信号が1（H信号）、配線2404の信号が0（L信号）の場合は、後半の領域のグラフの傾きは3倍になり、配線2403の信号が0（L信号）、配線2404の信号が1（H信号）の場合は、後半の領域のグラフの傾きは2倍になる。配線2403、2404上の信号は、図2における制御信号202の一例であると言える。

【0 1 7 9】

このように、配線2401～2404に接続されているAND回路などを用いて、階調の領域とグラフの傾きとによって、接続される電流源を切り替えている。なお、詳細な説明は、実施の形態3、4と同様であるので、省略する。

【0 1 8 0】

このような構成をとることにより、グラフの傾きを切り替えることが可能となる。なお、本実施の形態では、階調数の領域を真ん中で2つに分け、後半の領域では、階調数と電流の関係を表すグラフの傾きが、前半の場合の傾きの2倍になる時と、3倍になる時とで、切り替える場合について説明したが、これに限定されない。階調数の領域を分割する数を切り替えてもよいし、グラフの傾きを切り替えてもよいし、それらを組み合わせてもよい。また、切り替える場合の数も、傾きが2倍の時と3倍の時のように2種類だけでなく、何種類でもよい。

【0 1 8 1】

なお、図24における切り替え回路101は、デジタル回路として、AND回路とOR回路などを用いて構成しているが、これに限定されない。スイッチ、NAND回路、NOR回路、インバータ回路、トランスファergeート回路（アナログスイッチ）、トライステートバッファ回路など、様々な回路を用いて、切り替え回路101を構成することが出来る。

【0 1 8 2】

なお、本実施の形態では、6ビット目の入力信号fに着目して、入力される信号が、階調数のどの領域に属するかを、判断しているが、これに限定されない。

別の方法によって、入力される信号が、階調数のどの領域に属するかを判断することは、可能である。

【0183】

なお、本実施の形態において用いた、電流源の数や大きさ、スイッチの数、階調数を分割する領域の数、各領域におけるグラフの傾き、数値を表す場合の桁数、入力ビット数、入力端子数などは、これに限定されない。本実施の形態での概念を利用すれば、各々の数を変えることは、容易に実現できる。

【0184】

(実施の形態9)

実施の形態3～8において、電流源3301は、四角い模式図を用いて説明してきた。本実施の形態では、電流源3301の具体的な構成の例について述べる。

【0185】

電流源3301の最も単純な構成は、既に説明したように、図32のような構成である。図32では、各トランジスタのゲート端子に加える電圧は、2値であり、全てのトランジスタで同一の値である。そこで、トランジスタごとに電流の大きさを変えるために、トランジスタサイズ（ゲート長L、ゲート幅Wなど）を調節していた。

【0186】

そこで、図32とは異なる構成として、図25に、各トランジスタのゲート端子に加える電圧を、全てのトランジスタで同一にしない場合の例を示す。なお、図25では、電流源3301が2個配置されている場合を示している。

【0187】

トランジスタ2501のゲート端子には、ソース端子と同じ電圧か、配線2503の電圧か、どちらかの電圧が加えられる。どちらの電圧が加わるかは、電圧入力端子3302から入力される信号を用いて、スイッチを切り替えることにより、実現する。

【0188】

一方、トランジスタ2502のゲート端子には、ソース端子と同じ電圧か、配線2504の電圧か、どちらかの電圧が加えられる。ここで、配線2503と配線2504とで、

電圧が異なれば、トランジスタ2501とトランジスタ2502とで、電流を流すときにゲート端子に加わる電圧が異なるようになる。その結果、各々に流れる電流値を制御することが可能となる。このとき、トランジスタ2501とトランジスタ2502のトランジスタサイズは、同一であってもよいし、異なってもよい。

【0189】

このように、図32や図25の電流源では、トランジスタのゲート端子に加わる電圧を制御することにより、トランジスタに電流が流れるか、流れないかを切り替えていた。次に、別の方法により、電流の流れを切り替える構成を図26に示す。図26では、トランジスタ2601と直列にスイッチが接続されている。そして、トランジスタ2601のゲート端子に加わる電圧は、電流を流すか流さないかとは、無関係である。そして、直列に接続されたスイッチがオンかオフかによって、トランジスタ2601から電流が流れるかどうかを切り替えている。

【0190】

なお、トランジスタ2601と直列に接続されているスイッチは、トランジスタ2601に流れる電流を遮断することが可能であるなら、どこに配置されていてもよい。

【0191】

また、図26では、トランジスタ2601と2602とで、各々のゲート端子が接続され、各ゲート端子には同じ電圧が加わっているが、これに限定されない。トランジスタごとに、異なるゲート電圧を加えてもよい。なお、各ゲート端子に同じ電圧が加わっている場合は、トランジスタごとに、電流の大きさに合わせて、トランジスタサイズを変更する必要がある。各ゲート端子に異なる電圧が加わっている場合は、トランジスタサイズは、同一であってもよいし、異なってもよい。

【0192】

図32、25、26では、外から与えられたゲート電圧を用いて、電流を出力していた。しかし、トランジスタの特性（しきい値電圧や移動度など）やトランジスタサイズなどがばらつくと、そこを流れる電流の大きさもばらついてしまう。

【0193】

そこで、外からゲート電圧を与えるのではなく、外から電流を与えて、その電

流に比例した大きさの電流を流せるようにした場合の構成を、図27に示す。配線2702、2704には、各々、電流源が接続されている。そして、配線2702に接続されている電流源から出る電流は、トランジスタ2705に入力される。すると、トランジスタ2705からは、配線2702から入力された電流と同じ大きさの電流を流すことが出来るようになる。同様に、配線2704に接続されている電流源から出る電流は、トランジスタ2706に入力される。すると、トランジスタ2706からは、配線2704から入力された電流と同じ大きさの電流を流すことが出来るようになる。

【0194】

そこで、図27の電流源3301の動作について、説明する。まず、配線2701の電圧を制御することにより、スイッチ2708とスイッチ2709をオンにし、スイッチ2710をオフにする。すると、配線2702に接続された電流源から、電流が流れてくる。そして、トランジスタ2705のゲート・ソース間に接続されている保持容量2707に電荷が蓄積されていく。そして、定常状態になると、配線2702に接続された電流源から流れる電流と、トランジスタ2705のソース・ドレイン間に流れる電流とが、等しくなる。そして、保持容量2707には、電流が流れなくなる。その結果、配線2702に接続された電流源から流れる電流と同じ大きさの電流を、トランジスタ2705のソース・ドレイン間に流すのに必要なゲート・ソース間電圧が、保持容量2707に蓄積される。以上の動作を、設定動作と呼ぶことにする。

【0195】

そして、配線2701の電圧を制御することにより、スイッチ2708とスイッチ2709をオフにし、スイッチ2710をオンにする。すると、以後、保持容量2707には、電荷が保存されることになる。保持容量2707には、トランジスタ2705が、配線2702に接続された電流源から流れる電流と同じ大きさの電流を流すのに必要な電圧が保持されている。したがって、電圧入力端子3302から入力される信号によって、スイッチ2711のオンオフが切り替えられ、電流の流れが制御される。つまり、電流源3301から、トランジスタの特性ばらつきの影響を受けずに、電流が流れるようになる。この動作を、通常動作と呼ぶことにする。

【0196】

トランジスタ2706に関しても、同様である。

【0197】

このように動作させることにより、トランジスタの特性やトランジスタサイズなどのばらつきの影響を低減することが出来る。

【0198】

なお、スイッチ2708、2709、2710の配置や接続は、図27の場合に限定されない。同様な動作を行うことが出来るなら、どのような配置や接続でもよい。

【0199】

なお、図27では、設定動作と通常動作とで、同一のトランジスタ（トランジスタ2705など）を用いていた。しかし、これに限定されない。設定動作と通常動作とで、別のトランジスタを用いて、カレントミラー回路を構成してもよい。あるいは、設定動作と通常動作とで、一部は同じトランジスタを用い、一部は別のトランジスタを用いてもよい。

【0200】

また、トランジスタ2705と2706のゲート電極を接続することなどにより、設定動作によって保持容量に保持された情報は、別の電流源と、共有してもよい。

【0201】

なお、図27では、トランジスタ2705、2706は、Pチャネル型であるが、Nチャネル型にしても、実現できる。その場合は、保持容量2707を、ゲート・ソース間に接続し、スイッチ2708の接続を変更することにより、容易に変形できる。

【0202】

なお、図32、25、26、27では、電流源3301から外へ電流が流れていく場合について説明した。しかし、これに限定されない。外から電流源3301へ電流が流れる場合についても、トランジスタの極性を変更したり、配線の電位を変更したりすることなどにより、容易に変形できる。

【0203】

なお、電流源の構成は、本実施の形態に限定されない。例えば、オペアンプなどを用いることなどにより、さまざまなやり方で、電流源を構成することは可能である。

【0204】

なお、本実施の形態は、実施の形態 1～実施の形態 8 と任意に組み合わせることが、可能である。

【0205】

(実施の形態 10)

本実施の形態では、表示装置、および、信号線駆動回路などの構成とその動作について、説明する。信号線駆動回路の一部に、本発明の回路を適用することができる。

【0206】

表示装置は、図28に示すように、画素2801、ゲート線駆動回路2802、信号線駆動回路2810を有している。ゲート線駆動回路2802は、画素2801に選択信号を順次出力する。信号線駆動回路2810は、画素2801にビデオ信号を順次出力する。画素2801では、ビデオ信号に従って、光の状態を制御することにより、画像を表示する。信号線駆動回路2810から画素2801へ入力するビデオ信号は、電流である。つまり、画素に配置された表示素子や表示素子を制御する素子は、信号線駆動回路2810から入力されるビデオ信号（電流）によって、状態を変化させる。画素に配置する表示素子の例としては、有機ELやFED（フィールドエミッションディスプレイ）などがあげられる。

【0207】

なお、ゲート線駆動回路2802や信号線駆動回路2810は、複数配置されていてもよい。

【0208】

信号線駆動回路2810は、構成を複数の部分に分けられる。大まかには、一例として、シフトレジスタ2803、第1ラッチ回路（LAT1）2804、第2ラッチ回路（LAT2）2805、デジタル・アナログ変換回路2806に分けられる。デジタル・アナログ変換回路2806には、電圧を電流に変換する機能と、ガンマ補正を行う機能も有している。つまり、デジタル・アナログ変換回路2806に、本発明を適用することが出来る。

【0209】

そこで、信号線駆動回路2810の動作を簡単に説明する。シフトレジスタ2803は

、フリップフロップ回路 (FF) 等を複数列用いて構成され、クロック信号 (S-CLK)、スタートパルス (SP)、クロック反転信号 (S-CLKb) が入力される、これらの信号のタイミングに従って、順次サンプリングパルスが出力される。

【0210】

シフトレジスタ2803より出力されたサンプリングパルスは、第1ラッチ回路 (LAT1) 2804に入力される。第1ラッチ回路 (LAT1) 2804には、ビデオ信号線2808より、ビデオ信号が入力されており、サンプリングパルスが入力されるタイミングに従って、各列でビデオ信号を保持していく。なお、デジタル・アナログ変換回路2806を配置していたため、ビデオ信号はデジタル値である。また、この段階でのビデオ信号は、電圧であることが多い。

【0211】

第1ラッチ回路 (LAT1) 2804において、最終列までビデオ信号の保持が完了すると、水平帰線期間中に、ラッチ制御線2809よりラッチパルス (Latch Pulse) が入力され、第1ラッチ回路 (LAT1) 2804に保持されていたビデオ信号は、一斉に第2ラッチ回路 (LAT2) 2805に転送される。その後、第2ラッチ回路 (LAT2) 2805に保持されたビデオ信号は、1行分が同時に、デジタル・アナログ変換回路2806へと入力される。そして、デジタル・アナログ変換回路2806から出力される信号は、画素2801へ入力される。

【0212】

第2ラッチ回路 (LAT2) 2805に保持されたビデオ信号がデジタル・アナログ変換回路2806に入力され、そして、画素2801に入力されている間、シフトレジスタ2803においては再びサンプリングパルスが出力される。つまり、同時に2つの動作が行われる。これにより、線順次駆動が可能となる。以後、この動作を繰り返す。

【0213】

図29に、図28の一部 (1列分のデジタル・アナログ変換回路2806と1個分の画素2901) を抜き出した場合の構成を示す。第2ラッチ回路 (LAT2) 2805から出力される信号 (電圧) は、デジタル・アナログ変換回路2806へ入力される。デジタル・アナログ変換回路2806では、ガンマ補正が行われ、デジタル信号はアナログ

信号に変換され、電圧信号は電流信号に変換され、そして、出力端子3201から、アナログ電流が出力される。出力端子3201は、信号線2902が接続されている。信号線2902には、画素2901が接続されている。図29では、簡単のため、信号線2902には、画素2901が1つだけ接続されており、ゲート信号線2903にも、画素2901が1つだけ接続されているが、図28における画素2801では、一本の信号線2902には、画素2901が複数接続され、一本のゲート信号線2903にも、画素2901が複数接続されている。信号線2902やゲート信号線2903も複数配置されており、画素2901は、マトリクス状に複数配置されている。

【0 2 1 4】

画素2901は、次のように動作する。まず、ゲート信号線2903を制御して、スイッチ2905、2906をオンにする。すると、デジタル・アナログ変換回路2806から、信号（アナログ電流）が画素2901に入力される。この信号（アナログ電流）は、その画素が表示する画像に依存した大きさになっており、ガンマ補正が行われている。すると、保持容量2907に、電荷が保存される。その後、ゲート信号線2903を制御して、スイッチ2905、2906をオフにすると、表示素子2904に、電流が流れる。画素2901に入力される信号（アナログ電流）の大きさと、表示素子2904に流れる電流とは、依存関係にある。画素2901の場合は、画素2901に入力される信号（アナログ電流）に比例した大きさの電流が、表示素子2904に流れる。

【0 2 1 5】

画素2901に入力される信号（アナログ電流）には、ガンマ補正が行われているため、表示素子2904に流れる電流にも、ガンマ補正が行われていることになる。したがって、表示素子2904の輝度も、ガンマ補正が行われていることになる。

【0 2 1 6】

図29のような回路が複数配置されることにより、図28に示す表示装置が構成される。

【0 2 1 7】

なお、図29において示した画素2901は、一例であり、これに限定されない。信号線から電流が入力されるような画素、つまり、電流入力型画素であれば、どのような構成でもよい。

【0218】

また、画素2901に入力される信号（アナログ電流）を用いて、表示素子2904の輝度を制御しているが、これに限定されない。画素2901に入力される信号（アナログ電流）だけでなく、別の手法を組み合わせ、表示素子2904の輝度を制御してもよい。例えば、表示素子2904の表示期間を変えることによって、つまり、時間階調を組み合わせ、輝度を制御してもよいし、表示素子2904の表示面積を変えることによって、つまり、面積階調を組み合わせ、輝度を制御してもよい。時間階調と面積階調の両方を組み合わせてもよい。

【0219】

なお、これまで、階調と電流の関係（式やグラフ）の場合について、説明してきた。ここで、電流の大きさは、キルヒホッフの電流法則により、各電流源から流れる電流の総和になる。したがって、電流以外の物理量を対象にした場合であっても、各部分の物理量の総和が、全体の物理量に等しくなるようなものであれば、本発明を適用できる。

【0220】

例えば、時間階調を用いて、階調を制御する場合、各時間の総和が、全体の時間となる。したがって、全体の時間と階調とが、関係を持つことになる。そのため、電流を時間に置き換えることにより、本発明を適用することが出来る。

【0221】

同様に、面積階調を用いて、階調を制御する場合、各面積の総和が、全体の面積となる。したがって、全体の面積と階調とが、関係を持つことになる。そのため、電流を面積に置き換えることにより、本発明を適用することが出来る。

【0222】

同様に、時間階調と面積階調とを組み合わせの場合にも、本発明を適用することが出来る。

【0223】

なお、本実施の形態は、実施の形態1～実施の形態9と任意に組み合わせることが、可能である。

【0224】

(実施の形態 11)

本発明を用いた電子機器として、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ（ヘッドマウントディスプレイ）、ナビゲーションシステム、音響再生装置（カーオーディオ、オーディオコンポ等）、ノート型パーソナルコンピュータ、ゲーム機器、携帯情報端末（モバイルコンピュータ、携帯電話、携帯型ゲーム機または電子書籍等）、記録媒体を備えた画像再生装置（具体的にはDigital Versatile Disc（DVD）等の記録媒体を再生し、その画像を表示しうるディスプレイを備えた装置）などが挙げられる。それらの電子機器の具体例を図30に示す。

【0225】

図30（A）は発光装置であり、筐体13001、支持台13002、表示部13003、スピーカー部13004、ビデオ入力端子13005等を含む。本発明は表示部13003を構成する電気回路に用いることができる。また本発明により、図30（A）に示す発光装置が完成される。発光装置は自発光型であるためバックライトが必要なく、液晶ディスプレイよりも薄い表示部とすることができる。なお、発光装置は、パソコン用、TV放送受信用、広告表示用などの全ての情報表示用表示装置が含まれる。

【0226】

図30（B）はデジタルスチルカメラであり、本体13101、表示部13102、受像部13103、操作キー13104、外部接続ポート13105、シャッター13106等を含む。本発明は、表示部13102を構成する電気回路に用いることができる。また本発明により、図30（B）に示すデジタルスチルカメラが完成される。

【0227】

図30（C）はノート型パーソナルコンピュータであり、本体13201、筐体13202、表示部13203、キーボード13204、外部接続ポート13205、ポインティングマウス13206等を含む。本発明は、表示部13203を構成する電気回路に用いることができる。また本発明により、図30（C）に示す発光装置が完成される。

【0228】

図30 (D) はモバイルコンピュータであり、本体13301、表示部13302、スイッチ13303、操作キー13304、赤外線ポート13305等を含む。本発明は、表示部13302を構成する電気回路に用いることができる。また本発明により、図30 (D) に示すモバイルコンピュータが完成される。

【0229】

図30 (E) は記録媒体を備えた携帯型の画像再生装置（具体的にはDVD再生装置）であり、本体13401、筐体13402、表示部A13403、表示部B13404、記録媒体（DVD等）読み込み部13405、操作キー13406、スピーカー部13407等を含む。表示部A13403は主として画像情報を表示し、表示部B13404は主として文字情報を表示するが、本発明は、表示部A、B13403、13404を構成する電気回路に用いることができる。なお、記録媒体を備えた画像再生装置には家庭用ゲーム機器なども含まれる。また本発明により、図30 (E) に示すDVD再生装置が完成される。

【0230】

図30 (F) はゴーグル型ディスプレイ（ヘッドマウントディスプレイ）であり、本体13501、表示部13502、アーム部13503を含む。本発明は、表示部13502を構成する電気回路に用いることができる。また本発明により、図30 (F) に示すゴーグル型ディスプレイが完成される。

【0231】

図30 (G) はビデオカメラであり、本体13601、表示部13602、筐体13603、外部接続ポート13604、リモコン受信部13605、受像部13606、バッテリー13607、音声入力部13608、操作キー13609等を含む。本発明は、表示部13602を構成する電気回路に用いることができる。また本発明により、図30 (G) に示すビデオカメラが完成される。

【0232】

図30 (H) は携帯電話であり、本体13701、筐体13702、表示部13703、音声入力部13704、音声出力部13705、操作キー13706、外部接続ポート13707、アンテナ13708等を含む。本発明は、表示部1

3703を構成する電気回路に用いることができる。なお、表示部13703は黒色の背景に白色の文字を表示することで携帯電話の消費電流を抑えることができる。また本発明により、図30(H)に示す携帯電話が完成される。

【0233】

なお、将来的に発光材料の発光輝度が高くなれば、出力した画像情報を含む光をレンズ等で拡大投影してフロント型若しくはリア型のプロジェクターに用いることも可能となる。

【0234】

また、上記電子機器はインターネットやCATV（ケーブルテレビ）などの電子通信回線を通じて配信された情報を表示することが多くなり、特に動画情報を表示する機会が増してきている。発光材料の応答速度は非常に高いため、発光装置は動画表示に好ましい。

【0235】

また、発光装置は発光している部分が電力を消費するため、発光部分が極力少なくなるように情報を表示することが望ましい。従って、携帯情報端末、特に携帯電話や音響再生装置のような文字情報を主とする表示部に発光装置を用いる場合には、非発光部分を背景として文字情報を発光部分で形成するように駆動することが望ましい。

【0236】

以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子機器に用いることが可能である。また本実施の形態の電子機器は、実施の形態1～実施の形態10に示したいずれの構成の半導体装置を用いても良い。

【0237】

【発明の効果】

本発明では、階調数に関して、ある範囲ごとの、複数の領域に分割する。そして、分割された1つの領域内においては、階調数と電流の関係は、ある関数を用いて表すことができるようにする。そして、領域毎に、階調数と電流との関係を表す関数を、切り替えることにより、ガンマ補正を行うことが出来る。したがって、階調数と電流の関係をグラフを用いて表した場合、その形状、例えば、その

傾きを、領域ごとに替えることにより、ガンマ補正を行うことが出来る。

【0238】

さらに、制御信号を用いると、ガンマ補正された階調数と電流の関係を表す関数を、複数用いて、その内のどれを適用するかを切り替えることにより、ガンマ補正の補正值を切り替えることが出来る。

【0239】

また、本発明では、ガンマ補正機能だけでなく、デジタル・アナログ変換機能と電圧電流変換機能も有している。したがって、デジタル・アナログ変換機能と電圧電流変換機能とガンマ補正機能とが一体化した半導体装置を提供することが出来る。これらの機能が一体化しているため、専用の IC を用いる必要がなく、コストダウンをはかることが出来る。

【0240】

また、階調の領域に関して、複数の領域にわたって、用いる電流源を共用することにより、回路の素子数を低減することが出来る。よって、レイアウト面積が小さくできる。その結果、製造上の歩留まりが低下することを防いだり、小型化させたりすることが出来る。

【図面の簡単な説明】

【図1】 本発明のガンマ補正機能付きデジタル・アナログ変換回路の構成を説明する図。

【図2】 本発明のガンマ補正機能付きデジタル・アナログ変換回路の構成を説明する図。

【図3】 本発明のガンマ補正機能付きデジタル・アナログ変換回路の構成を説明する図。

【図4】 本発明のガンマ補正機能付きデジタル・アナログ変換回路の構成を説明する図。

【図5】 本発明のガンマ補正機能付きデジタル・アナログ変換回路の一例を説明する図。

【図6】 本発明のガンマ補正機能付きデジタル・アナログ変換回路の一例を説明する図。

【図 7】 本発明のガンマ補正機能付きデジタル・アナログ変換回路の一例を説明する図。

【図 8】 本発明のガンマ補正機能付きデジタル・アナログ変換回路の一例を説明する図。

【図 9】 本発明のガンマ補正機能付きデジタル・アナログ変換回路の一例を説明する図。

【図 1 0】 本発明の階調数と電流の関係を示す図。

【図 1 1】 本発明のガンマ補正機能付きデジタル・アナログ変換回路の一例を説明する図。

【図 1 2】 本発明のガンマ補正機能付きデジタル・アナログ変換回路の一例を説明する図。

【図 1 3】 本発明のガンマ補正機能付きデジタル・アナログ変換回路の一例を説明する図。

【図 1 4】 本発明のガンマ補正機能付きデジタル・アナログ変換回路の一例を説明する図。

【図 1 5】 本発明のガンマ補正機能付きデジタル・アナログ変換回路の一例を説明する図。

【図 1 6】 本発明のガンマ補正機能付きデジタル・アナログ変換回路の一例を説明する図。

【図 1 7】 本発明のガンマ補正機能付きデジタル・アナログ変換回路の一例を説明する図。

【図 1 8】 本発明のガンマ補正機能付きデジタル・アナログ変換回路の一例を説明する図。

【図 1 9】 本発明の階調数と電流の関係を示す図。

【図 2 0】 本発明のガンマ補正機能付きデジタル・アナログ変換回路の一例を説明する図。

【図 2 1】 本発明のガンマ補正機能付きデジタル・アナログ変換回路の一例を説明する図。

【図 2 2】 本発明のガンマ補正機能付きデジタル・アナログ変換回路の一例を

説明する図。

【図 23】 本発明の階調数と電流の関係を示す図。

【図 24】 本発明のガンマ補正機能付きデジタル・アナログ変換回路の一例を説明する図。

【図 25】 本発明の電流源の一例を説明する図。

【図 26】 本発明の電流源の一例を説明する図。

【図 27】 本発明の電流源の一例を説明する図。

【図 28】 本発明の表示装置の構成を示す図。

【図 29】 本発明の表示装置の構成を示す図。

【図 30】 本発明が適用される電気機器の図。

【図 31】 本発明の階調数と電流の関係を示す図。

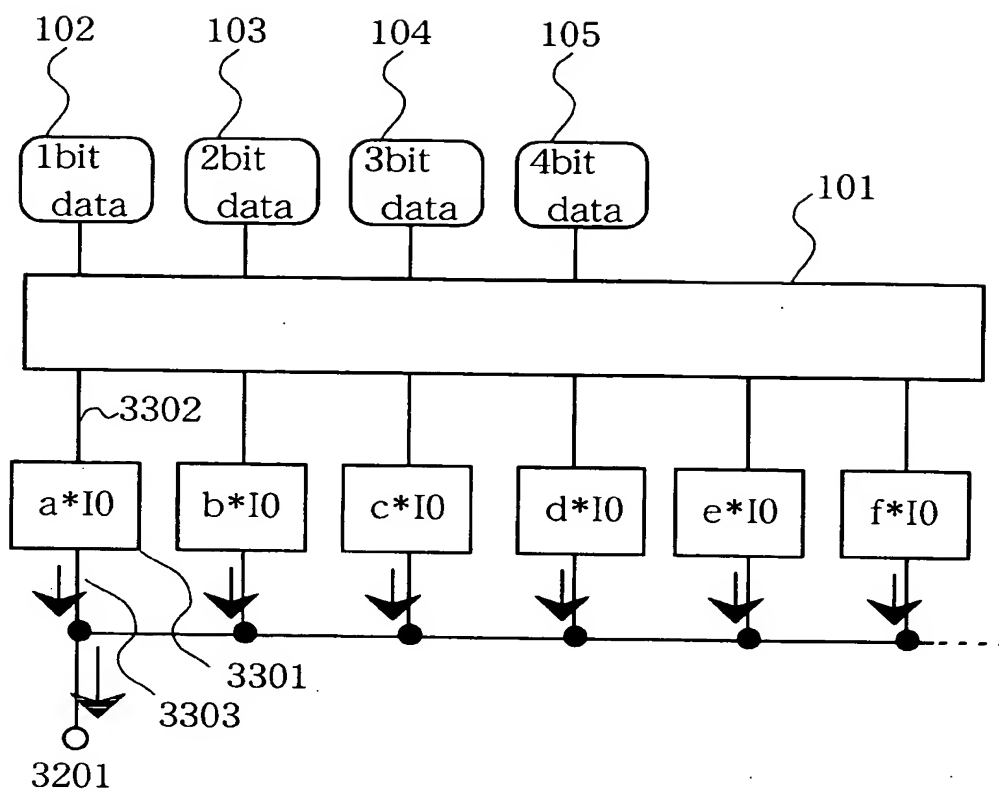
【図 32】 従来のデジタル・アナログ変換回路の構成を説明する図。

【図 33】 従来のデジタル・アナログ変換回路の構成を説明する図。

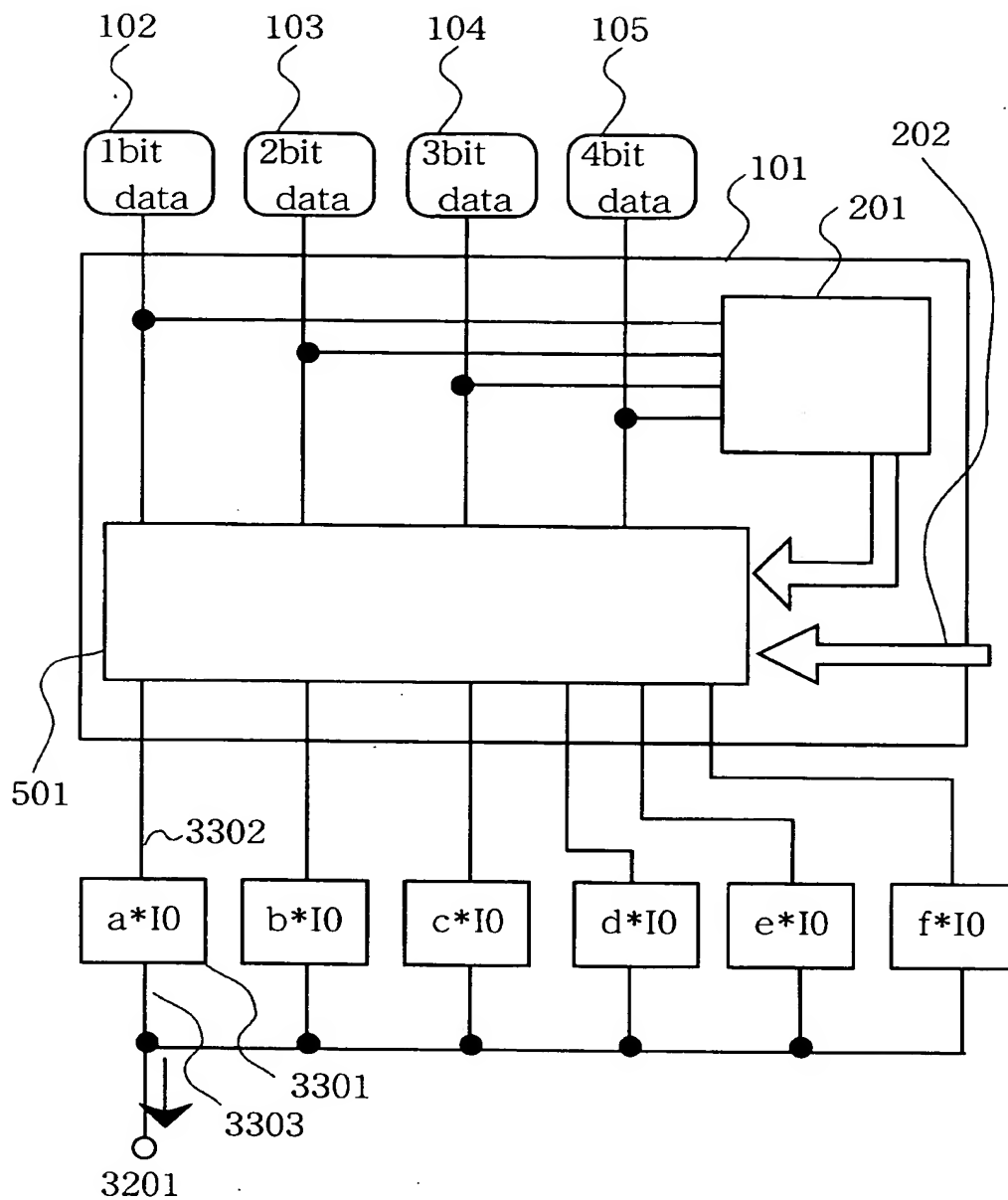
【図 34】 従来の階調数と電流の関係を示す図。

【書類名】 図面

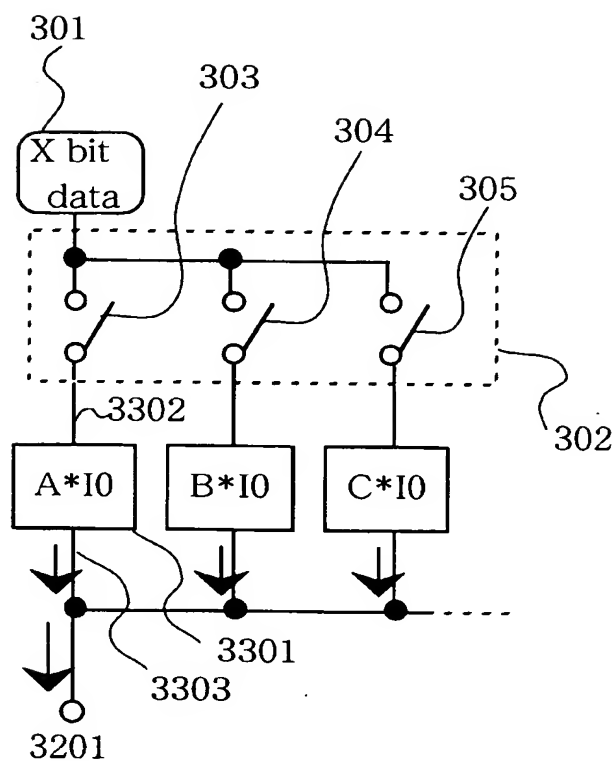
【図 1】



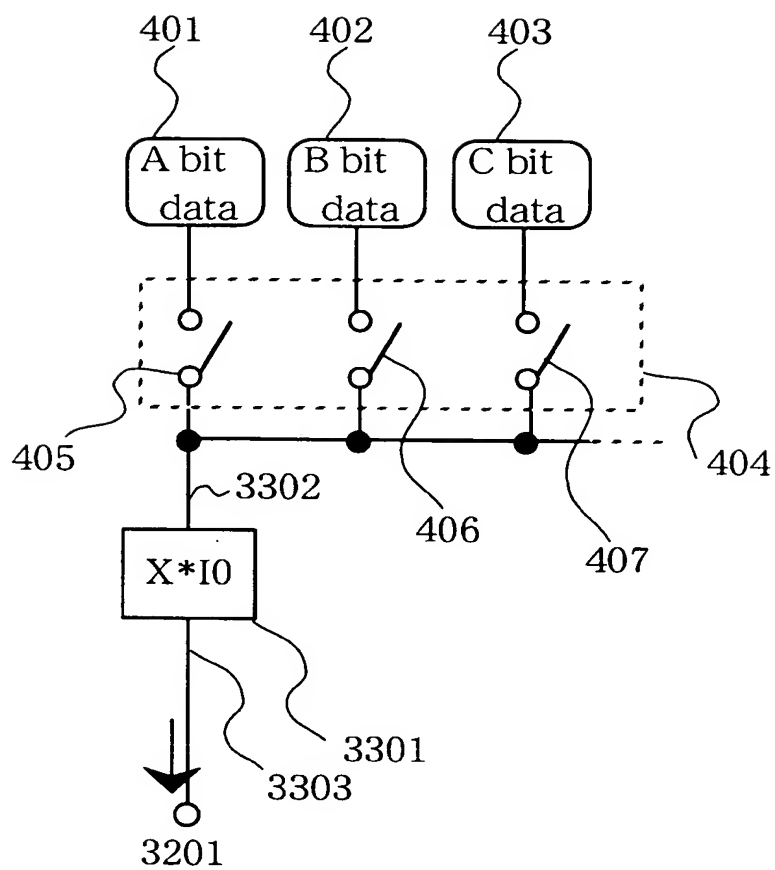
【図 2】



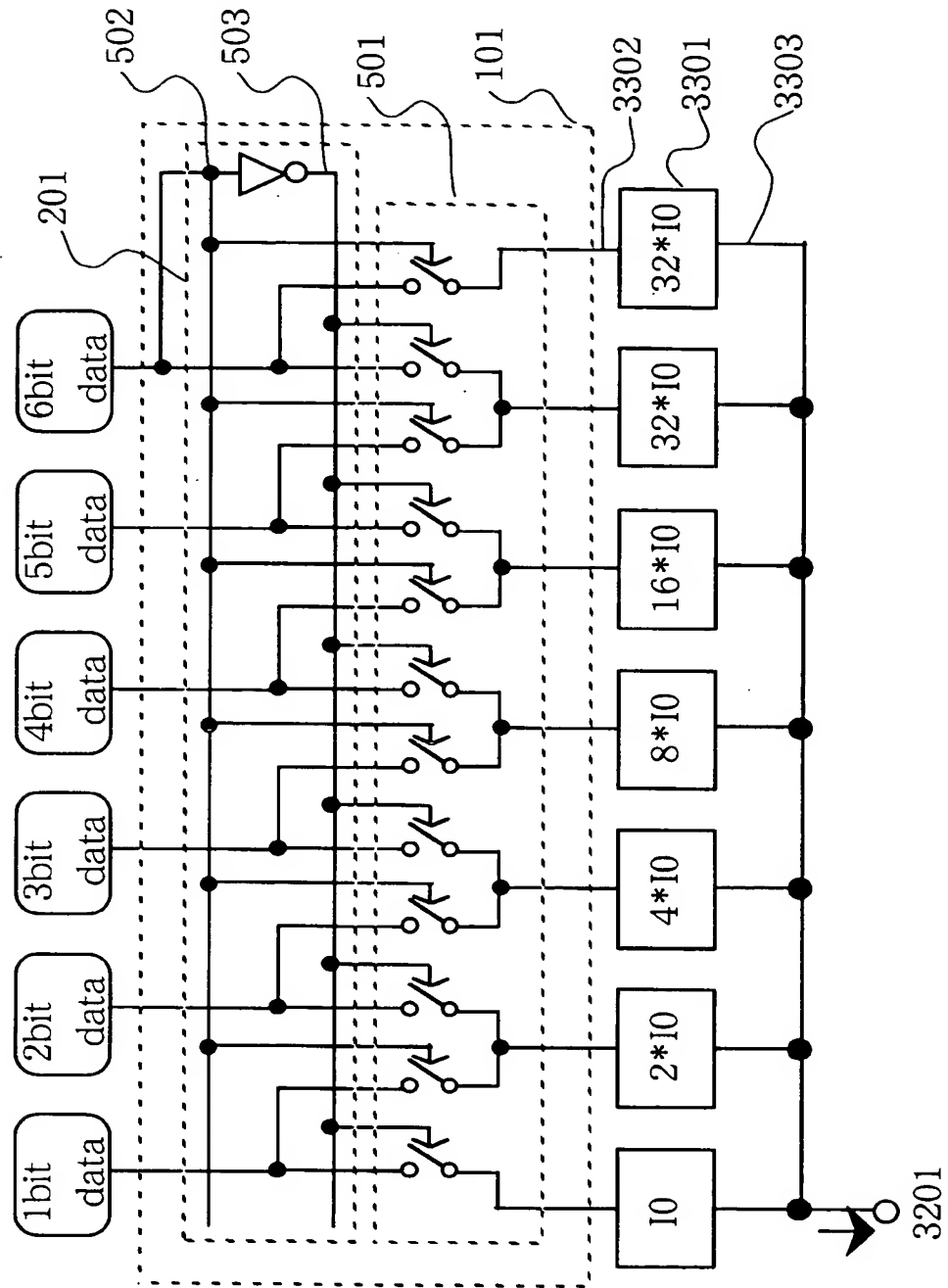
【図 3】



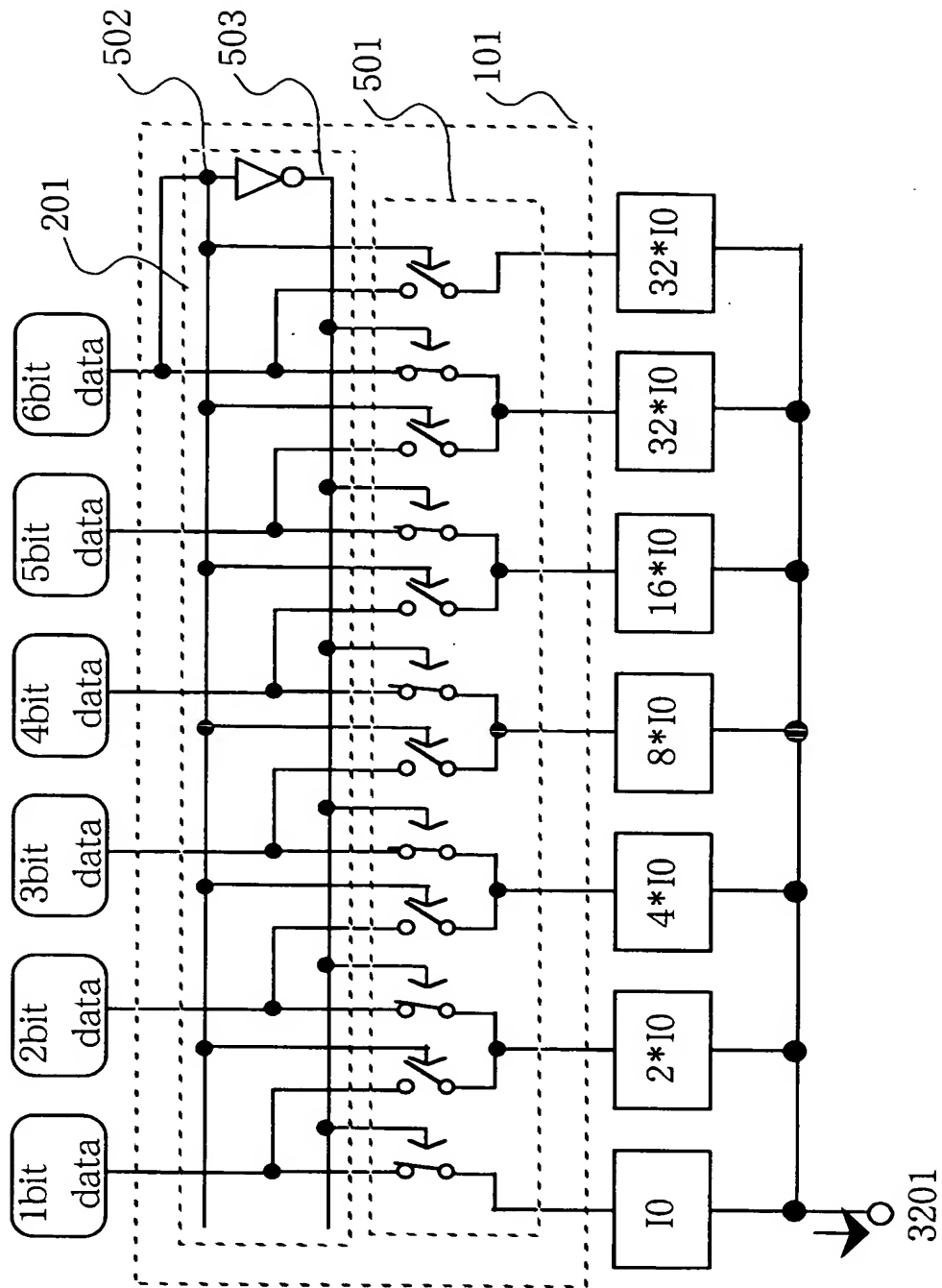
【図 4】



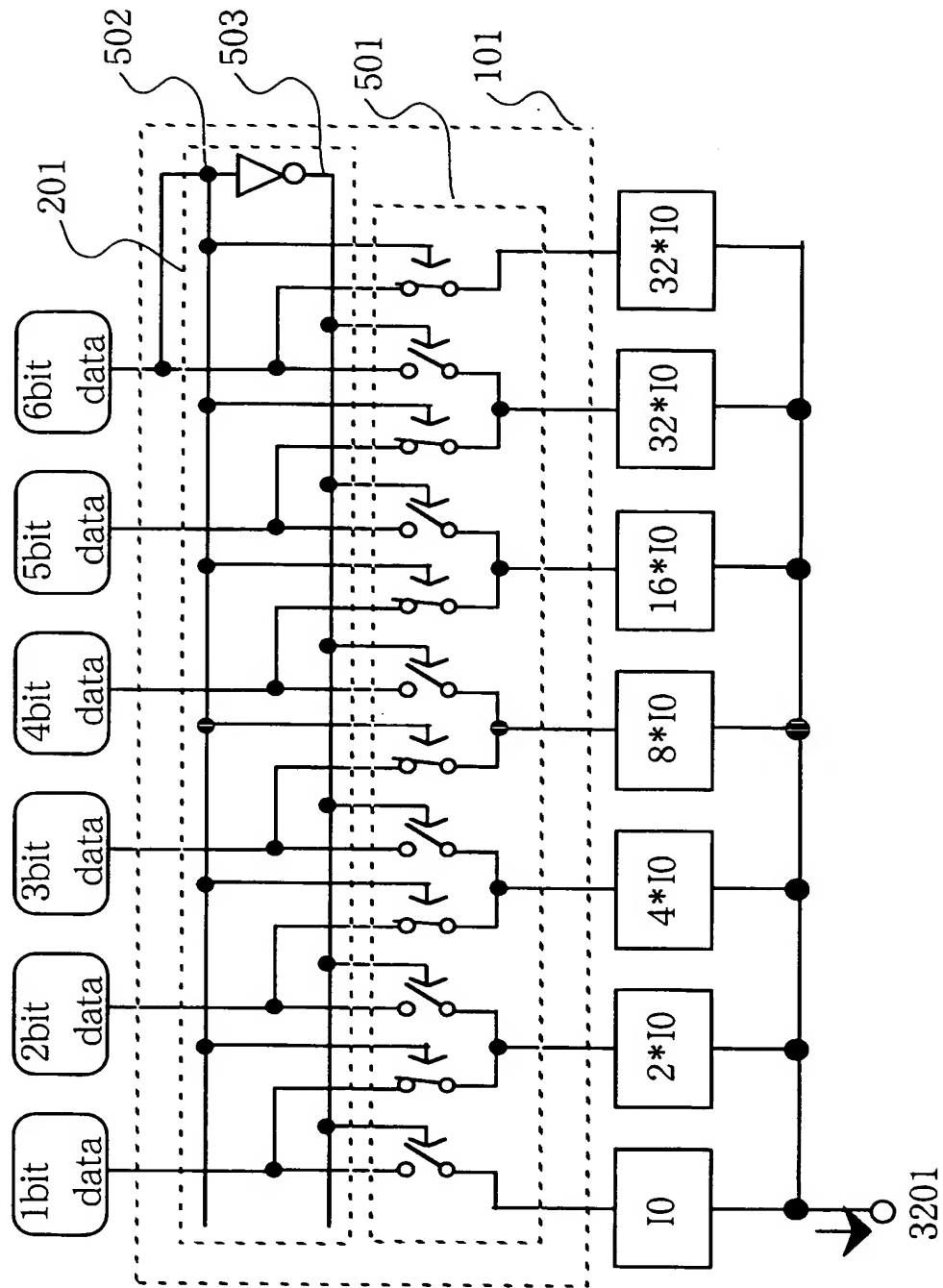
【図 5】



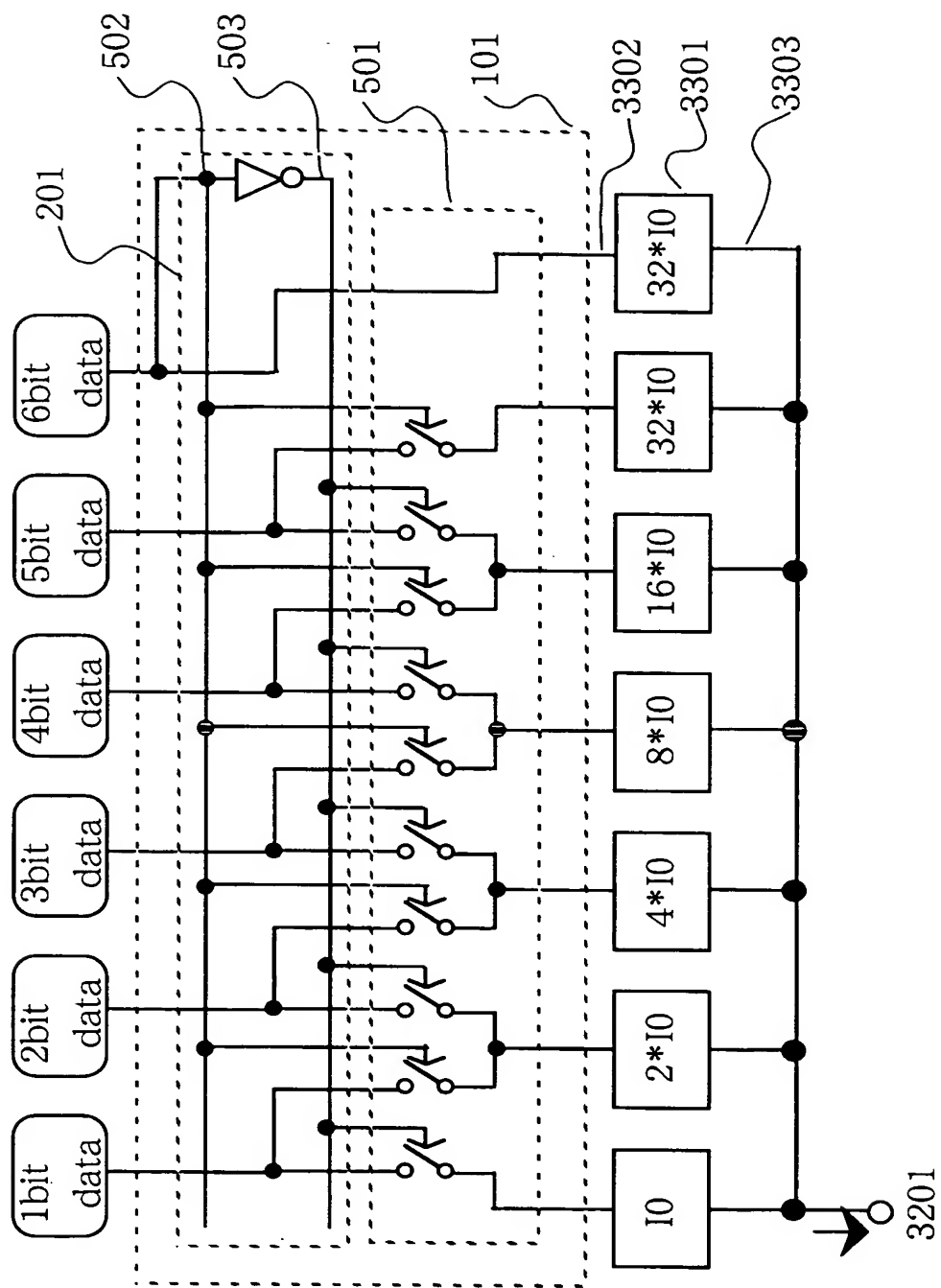
【図 6】



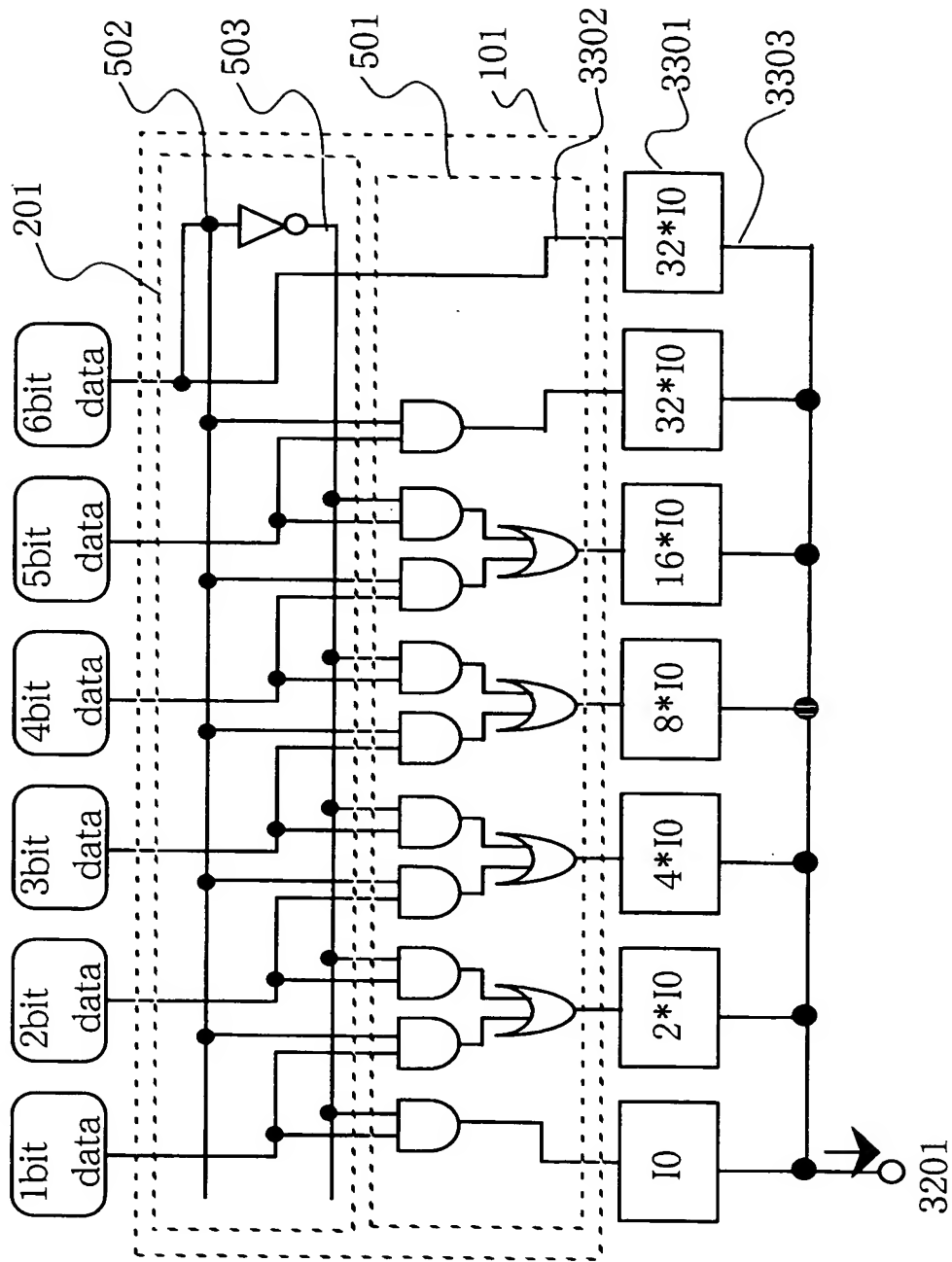
【図 7】



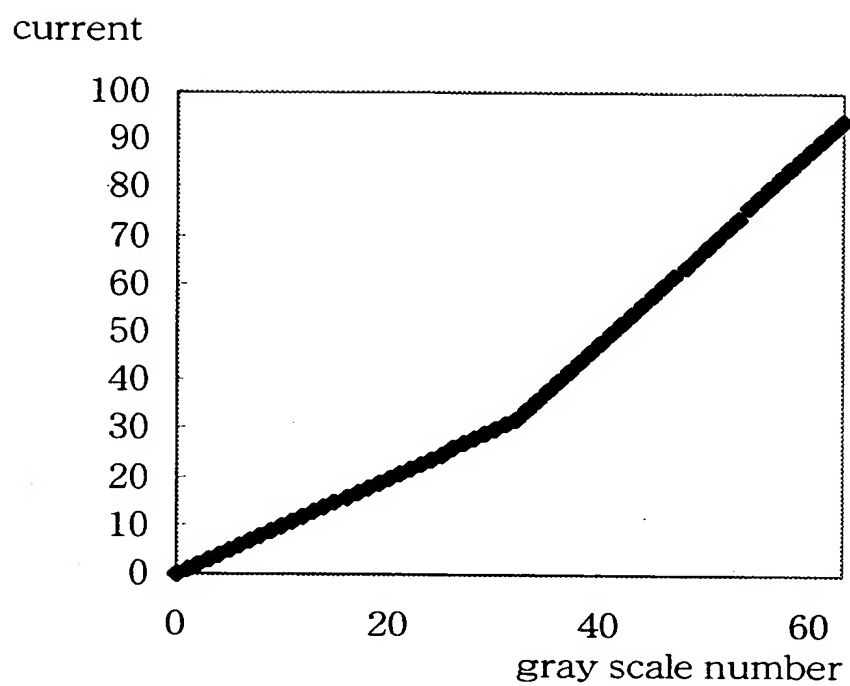
【図 8】



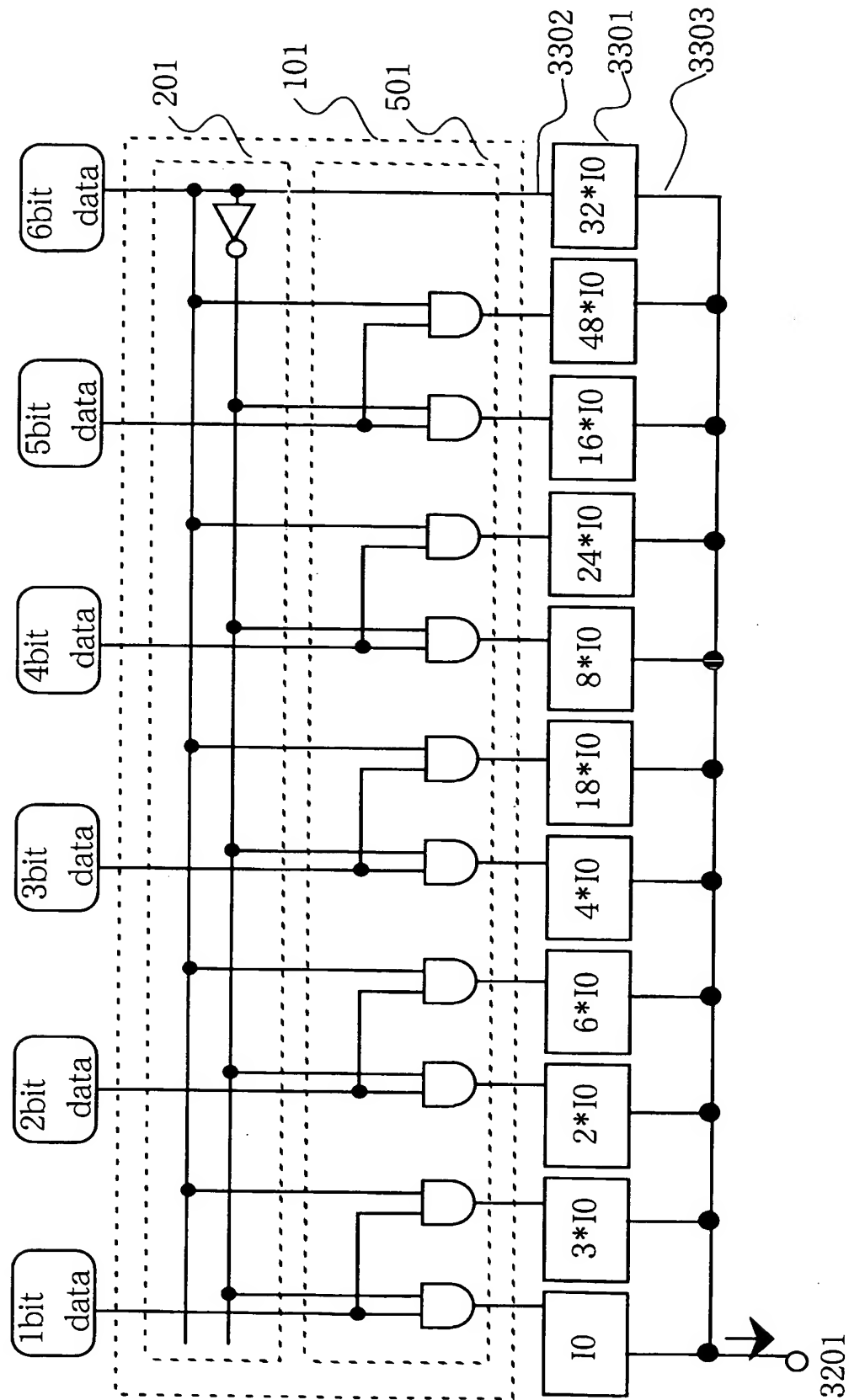
【図 9】



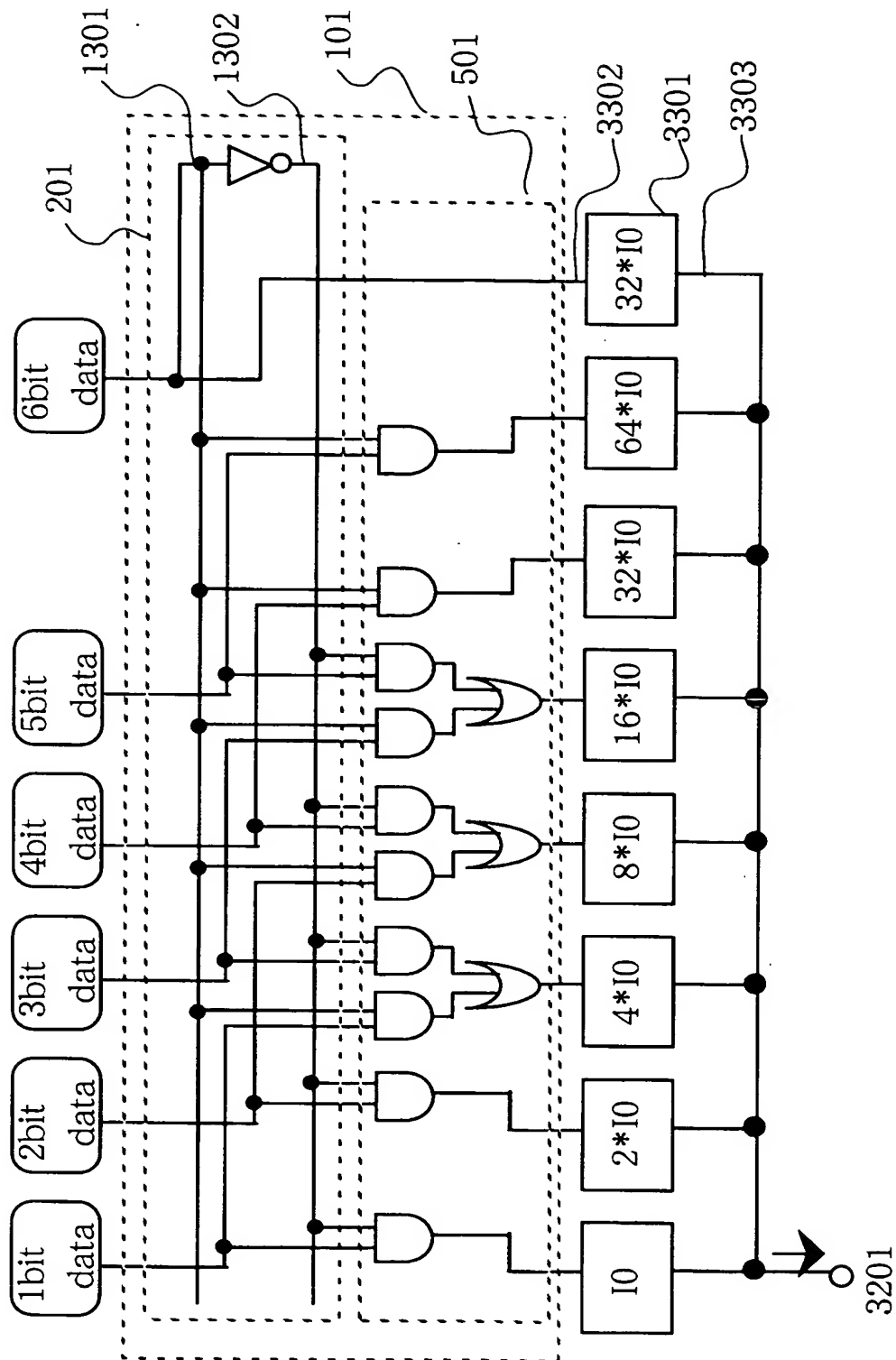
【図 10】



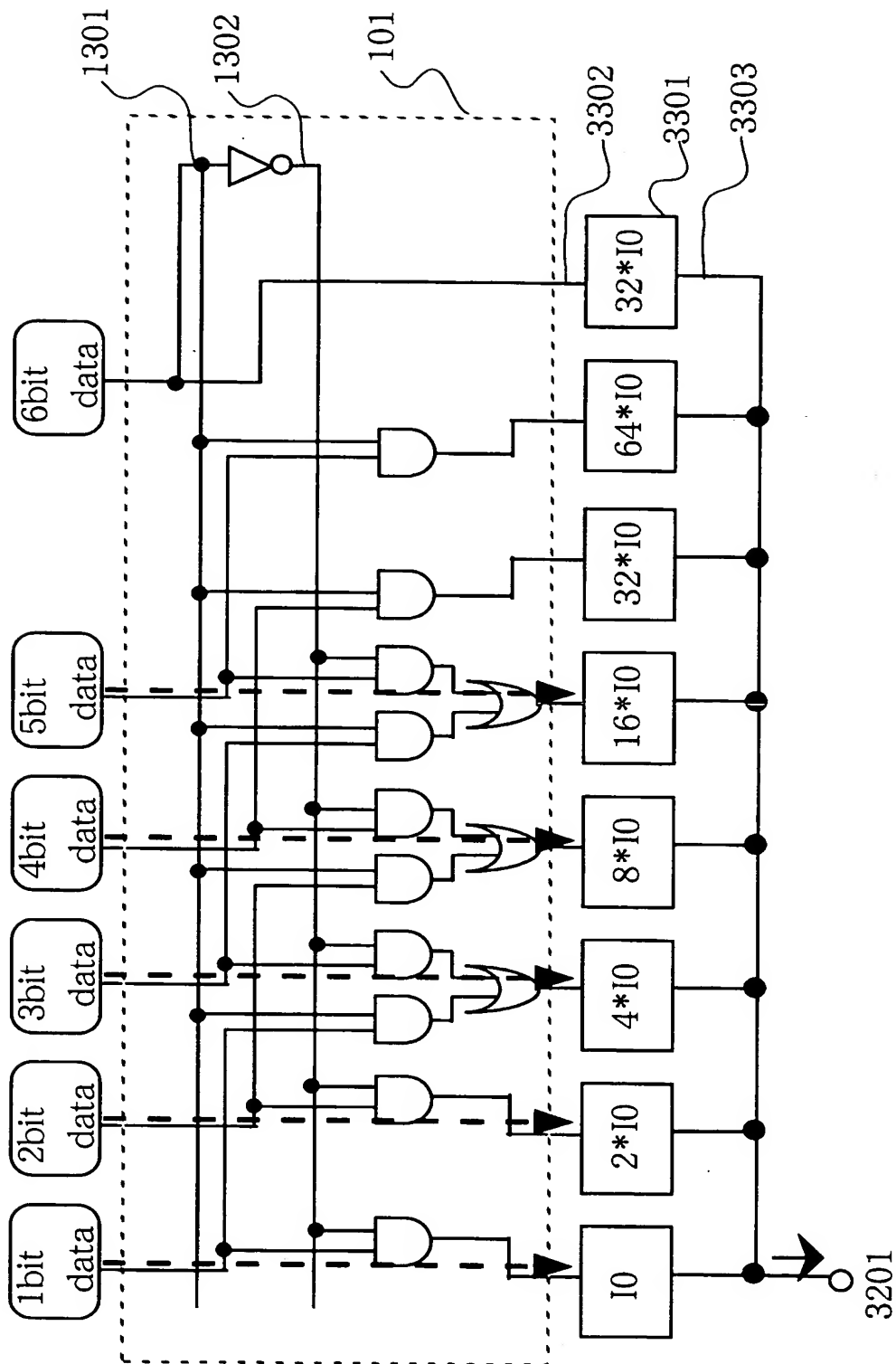
【図 12】



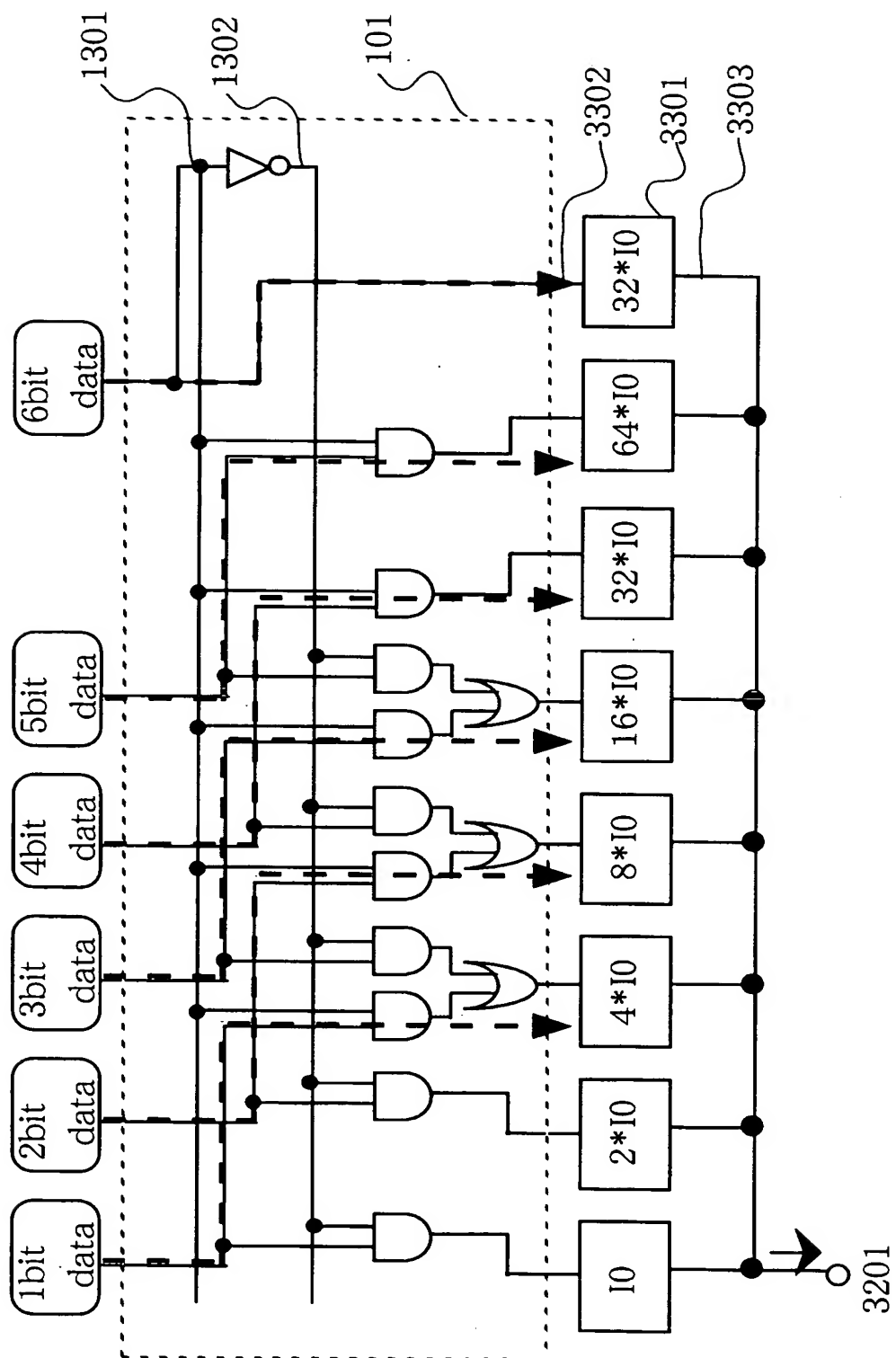
【図 13】



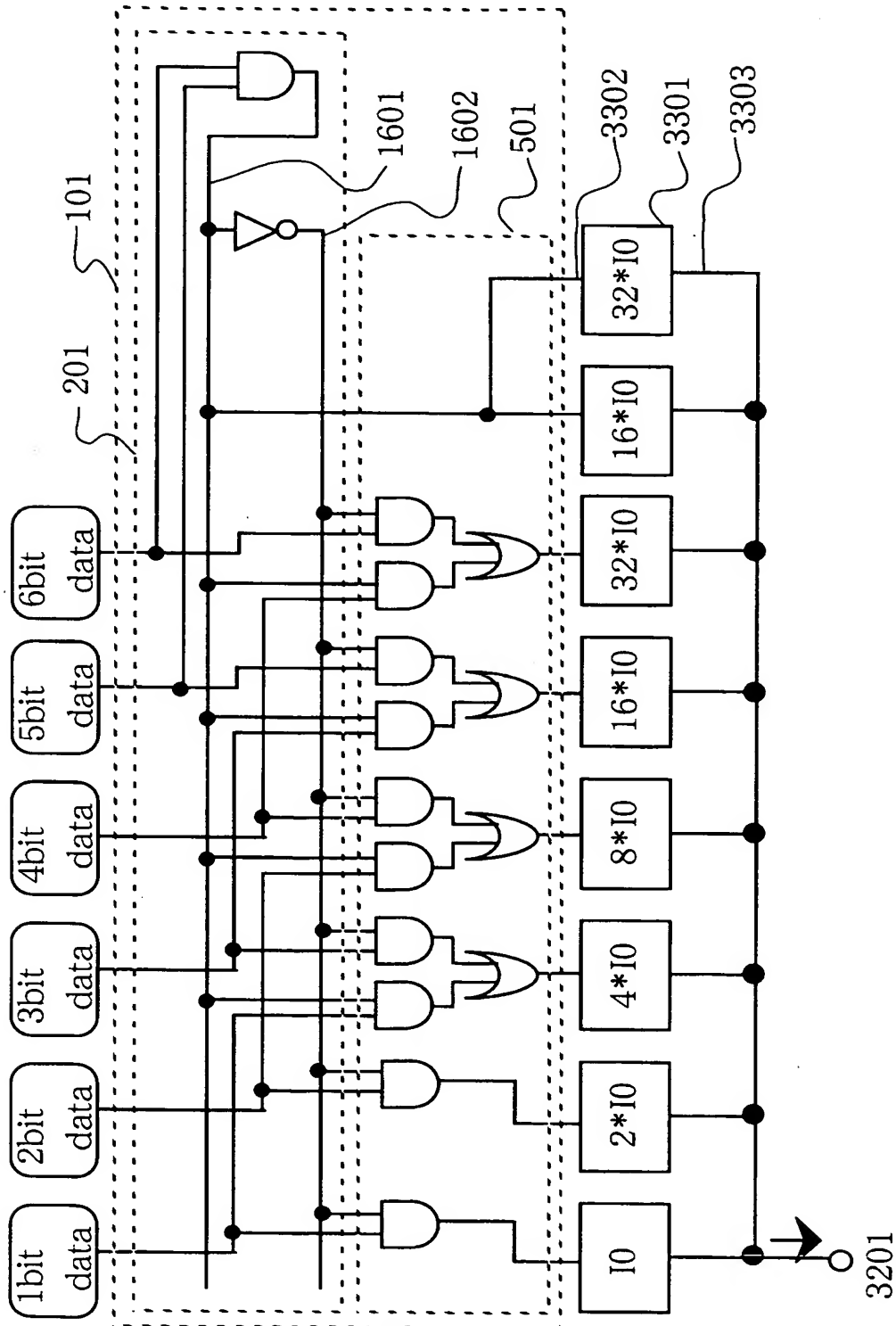
【図 14】



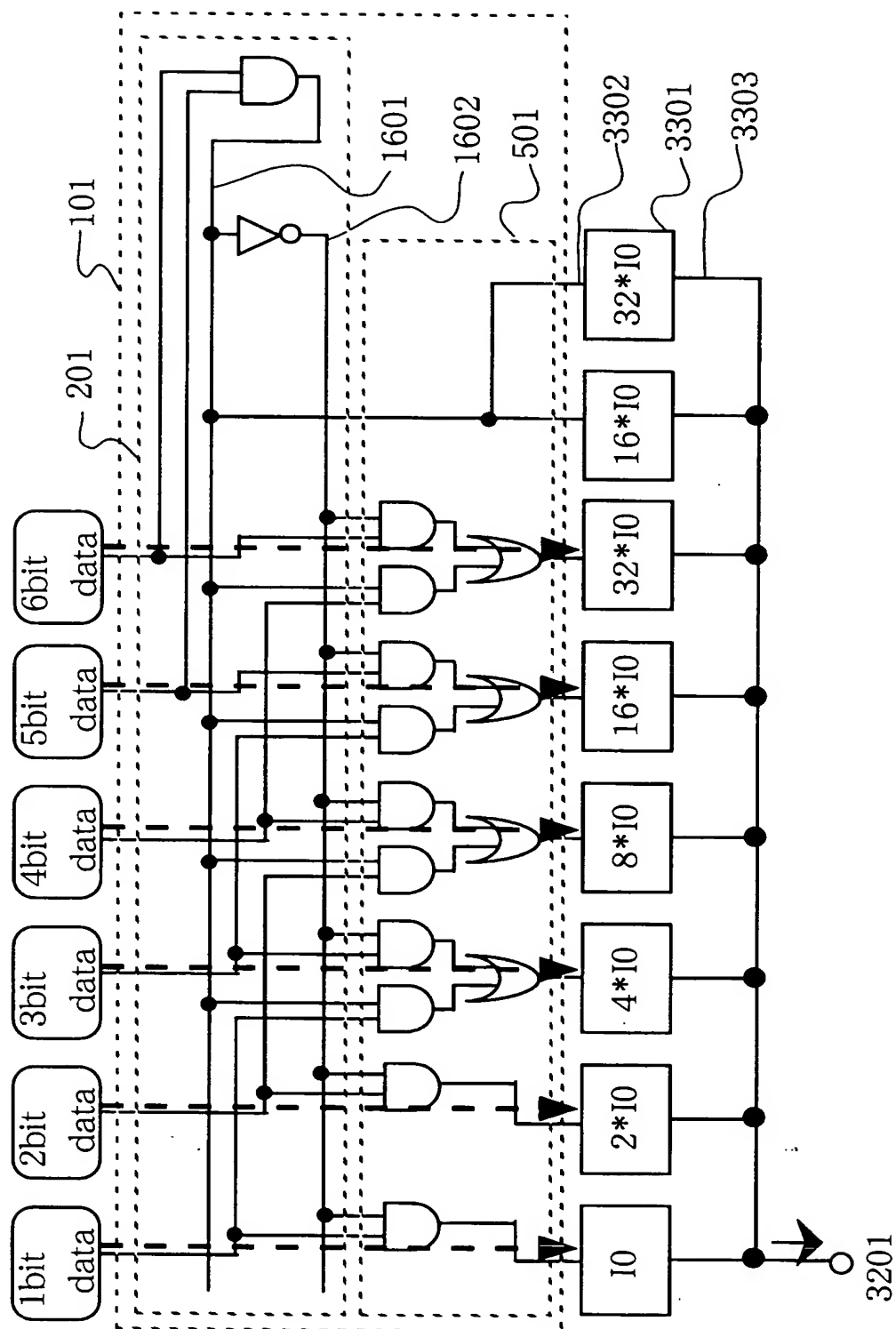
【図 15】



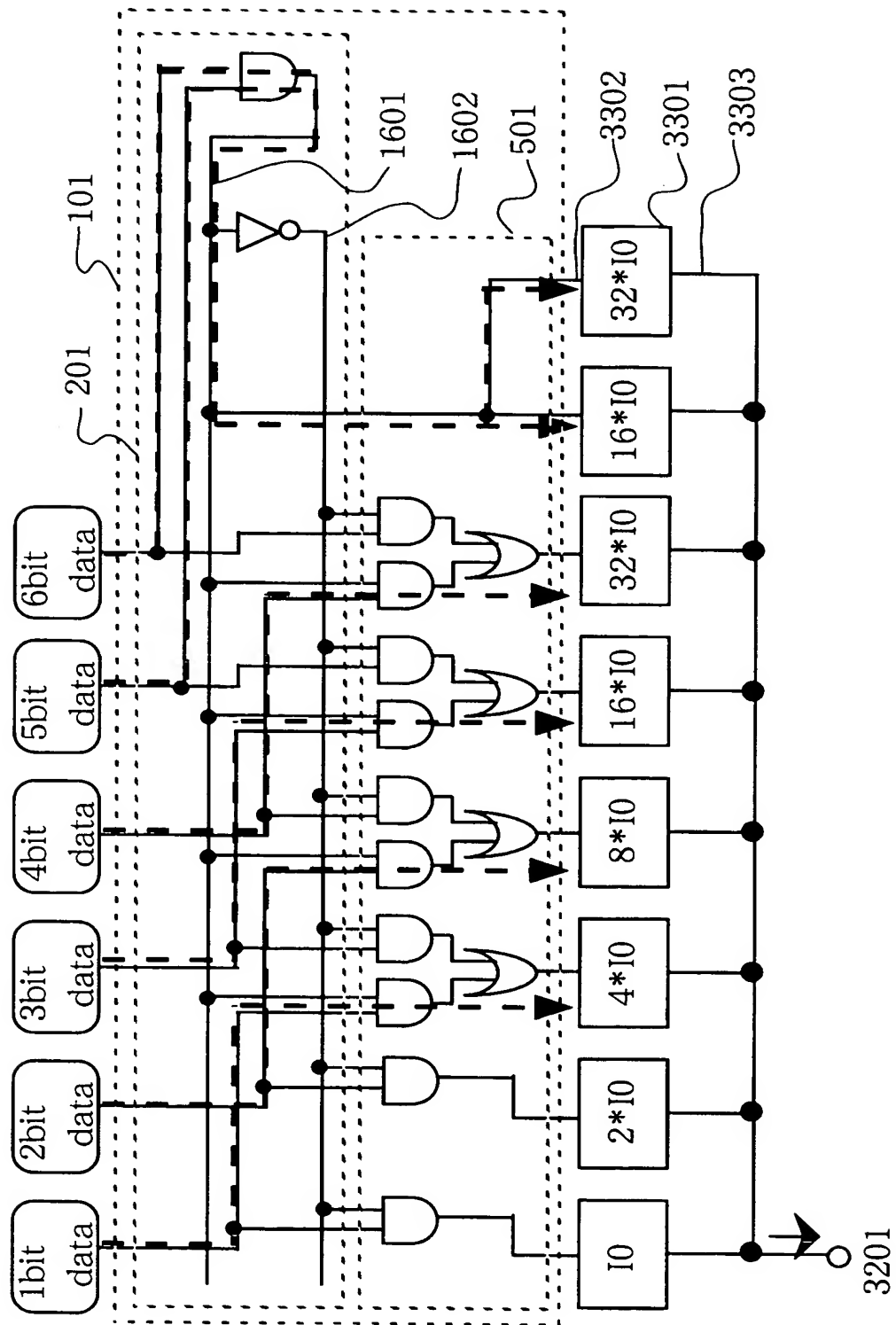
【図 16】



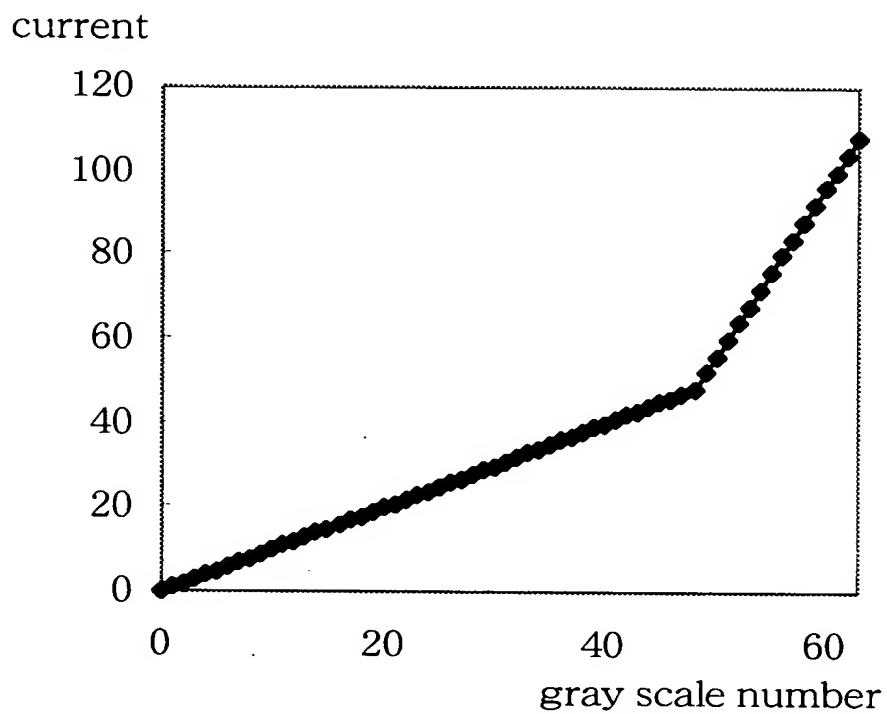
【図 17】



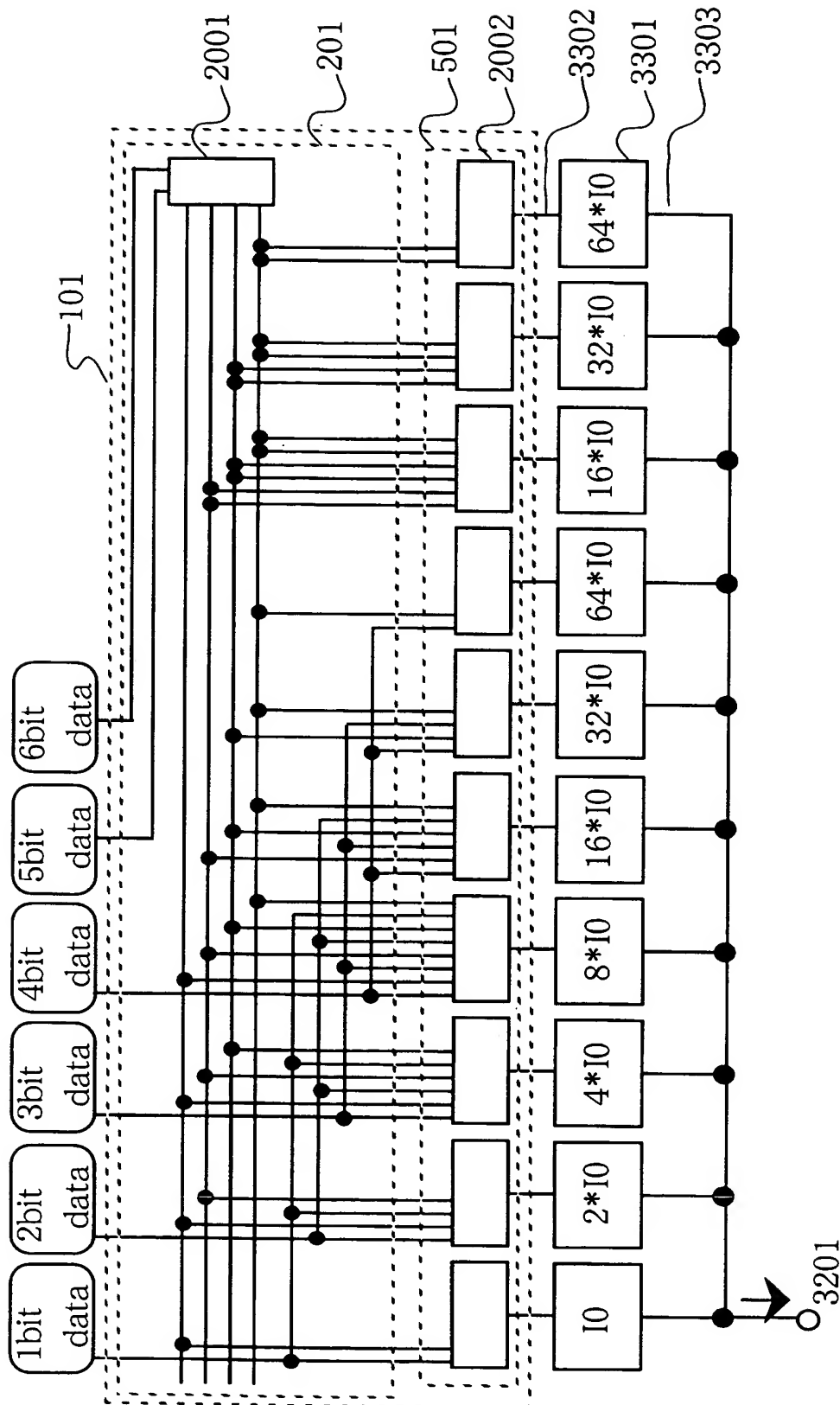
【図 18】



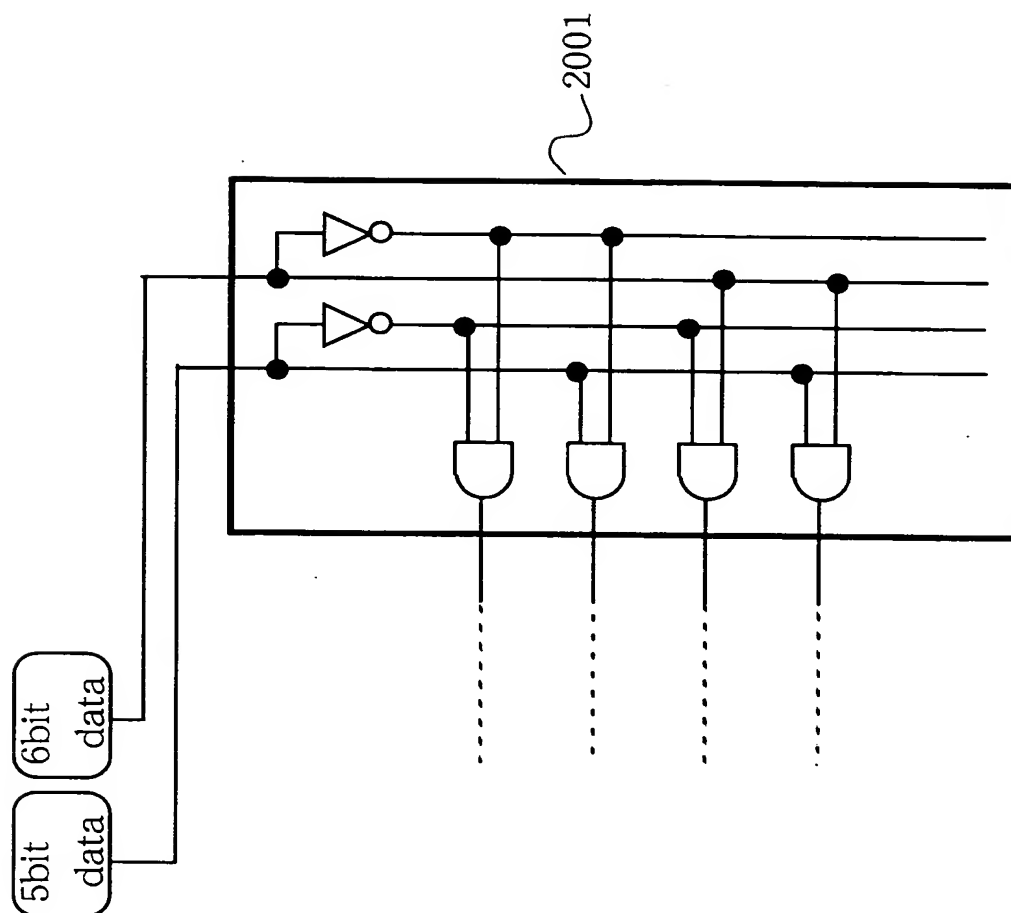
【図 19】



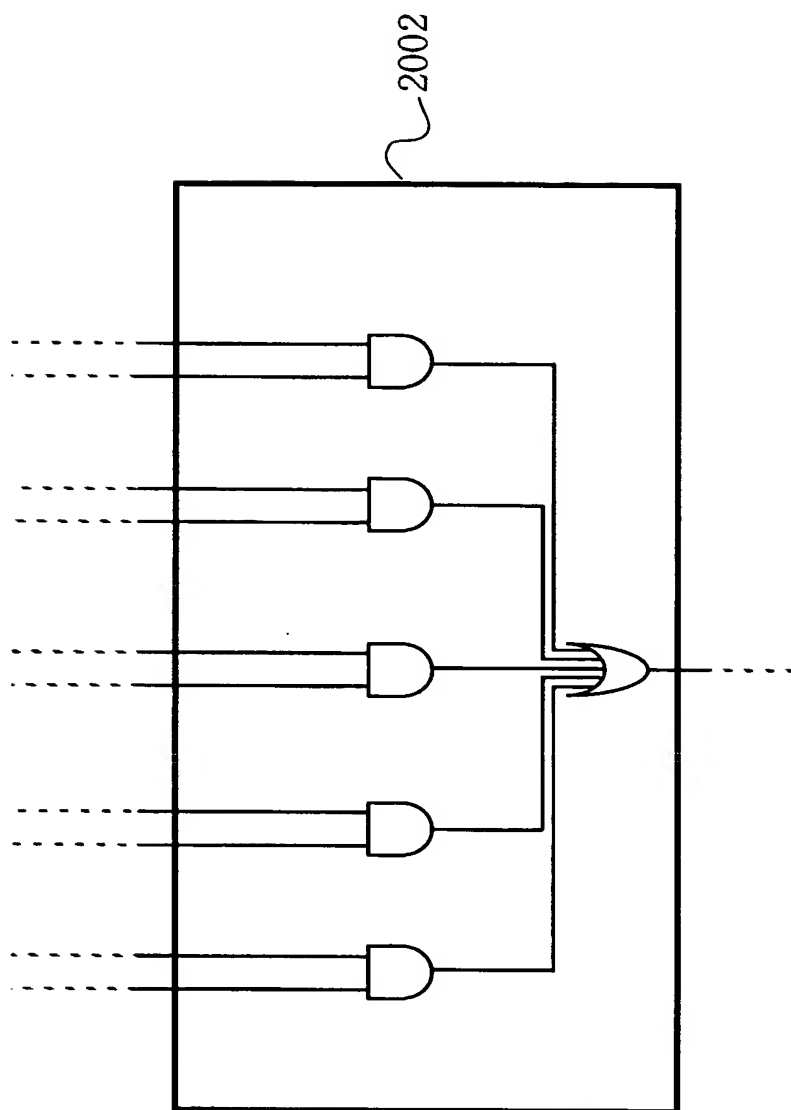
【図 20】



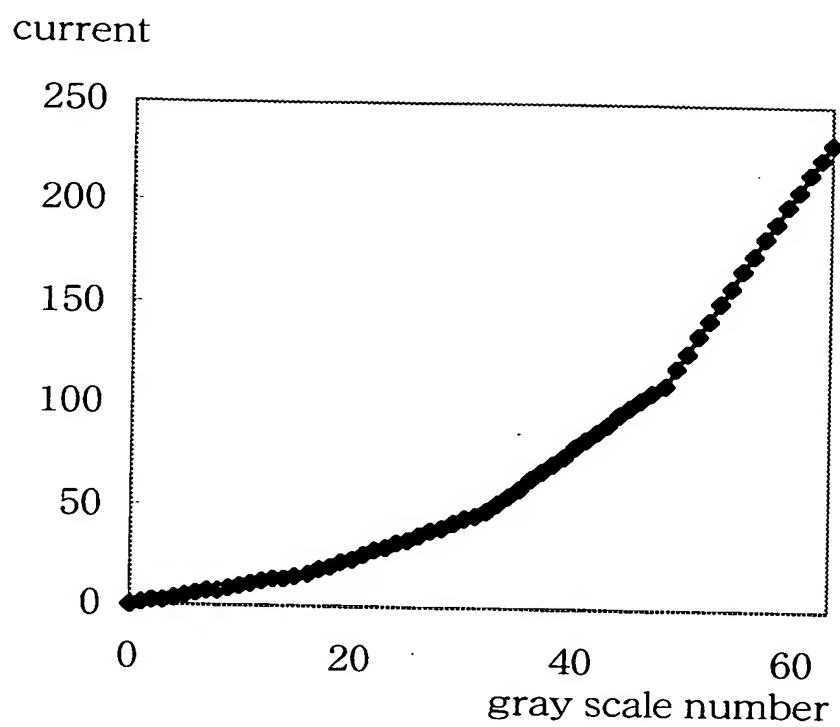
【図 21】



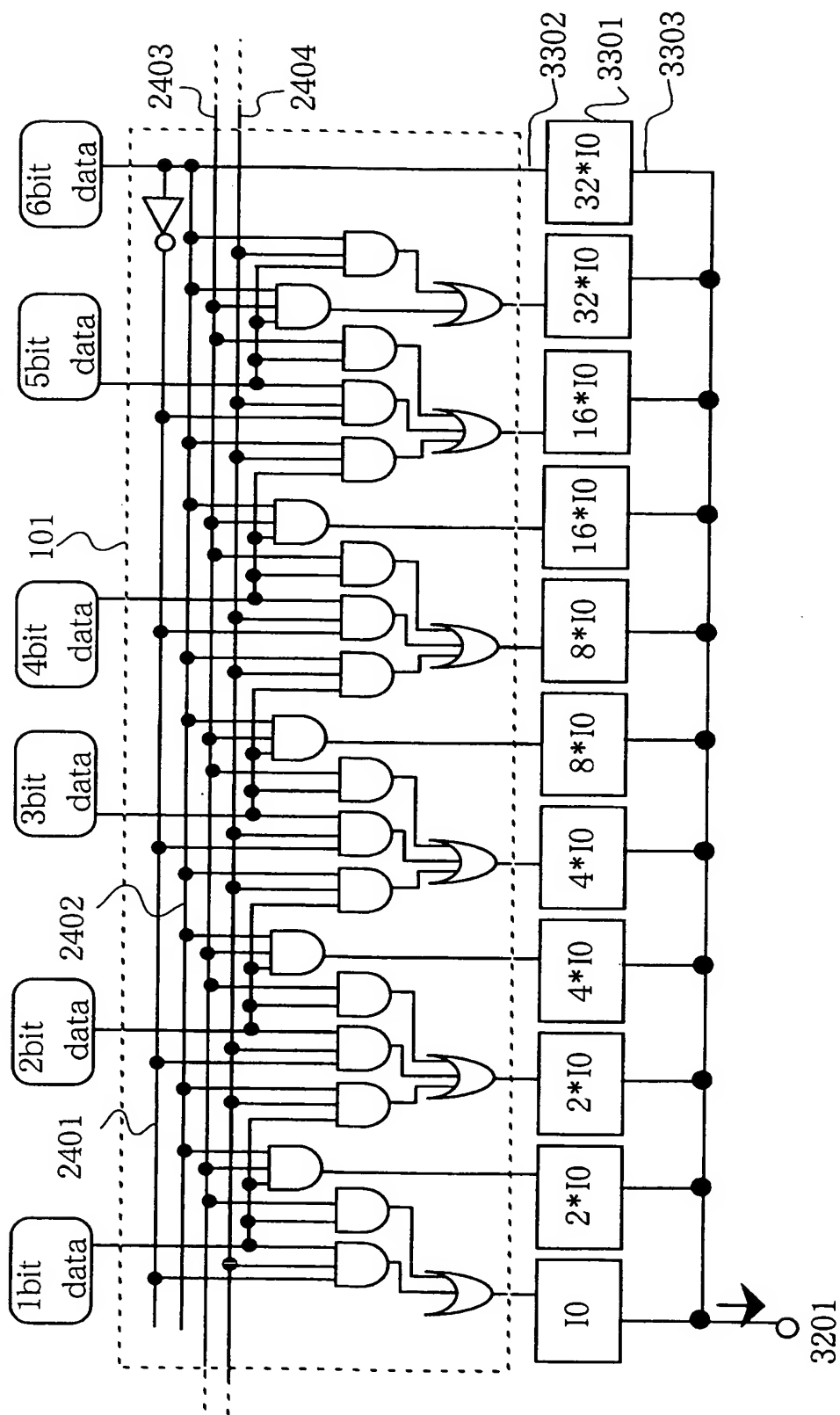
【図 22】



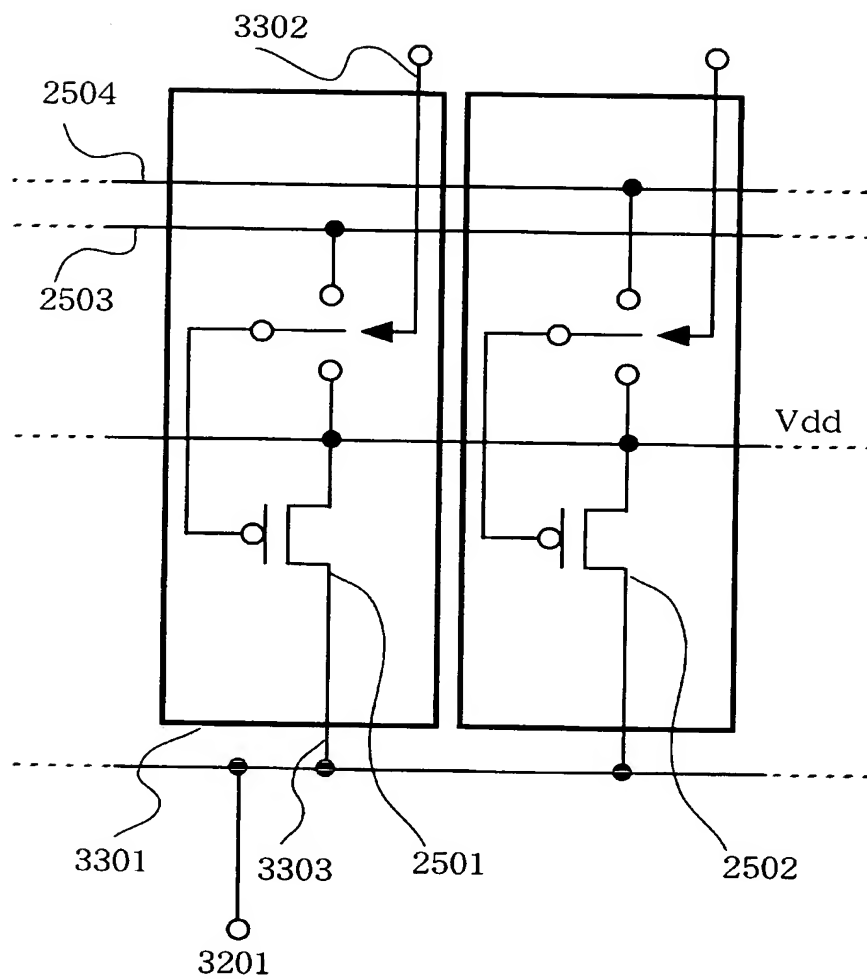
【図 23】



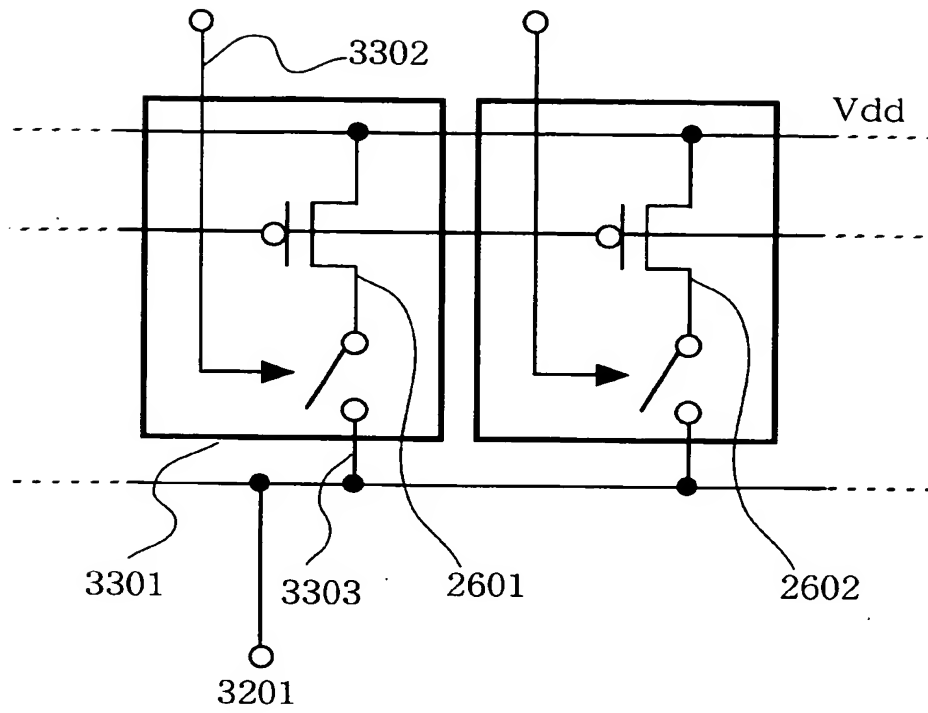
【図 24】



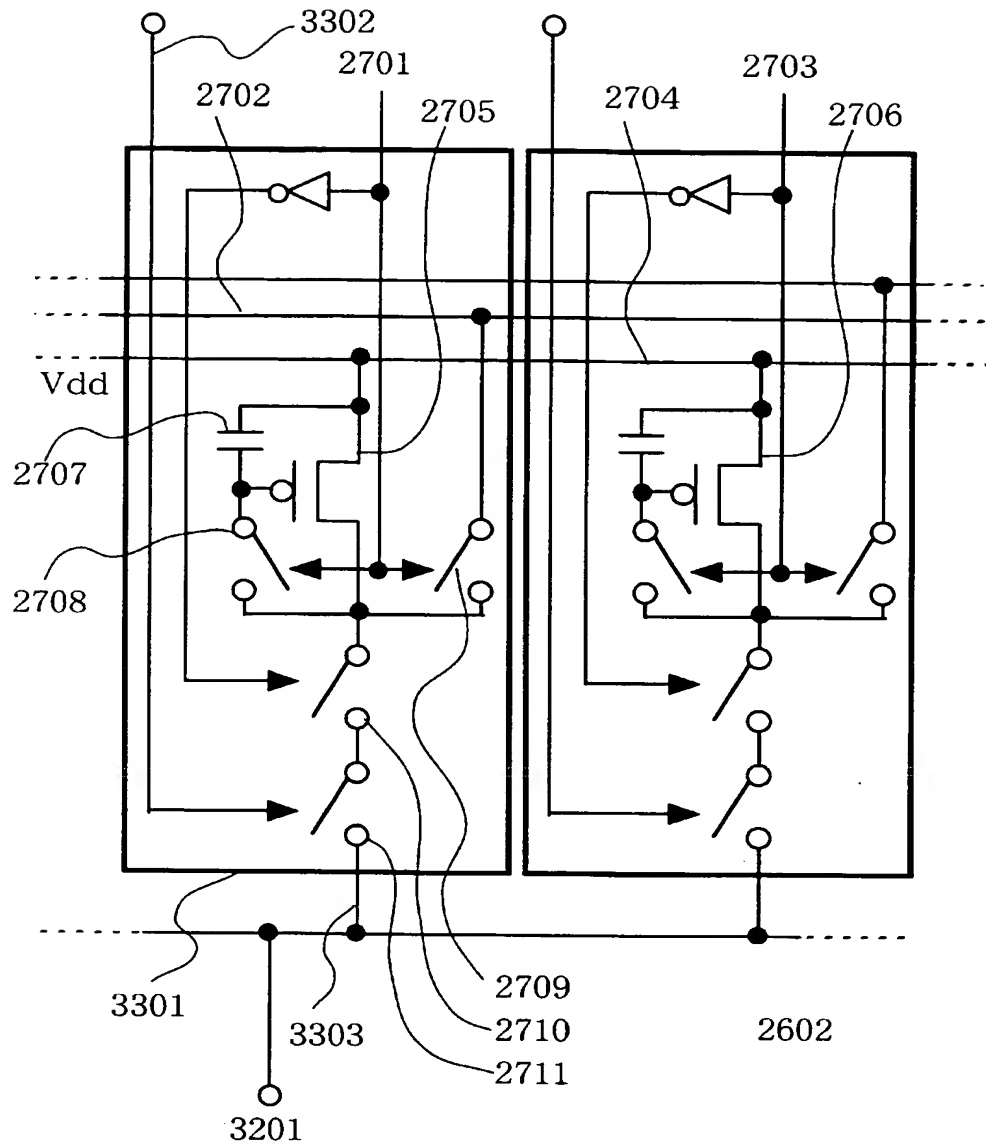
【図 25】



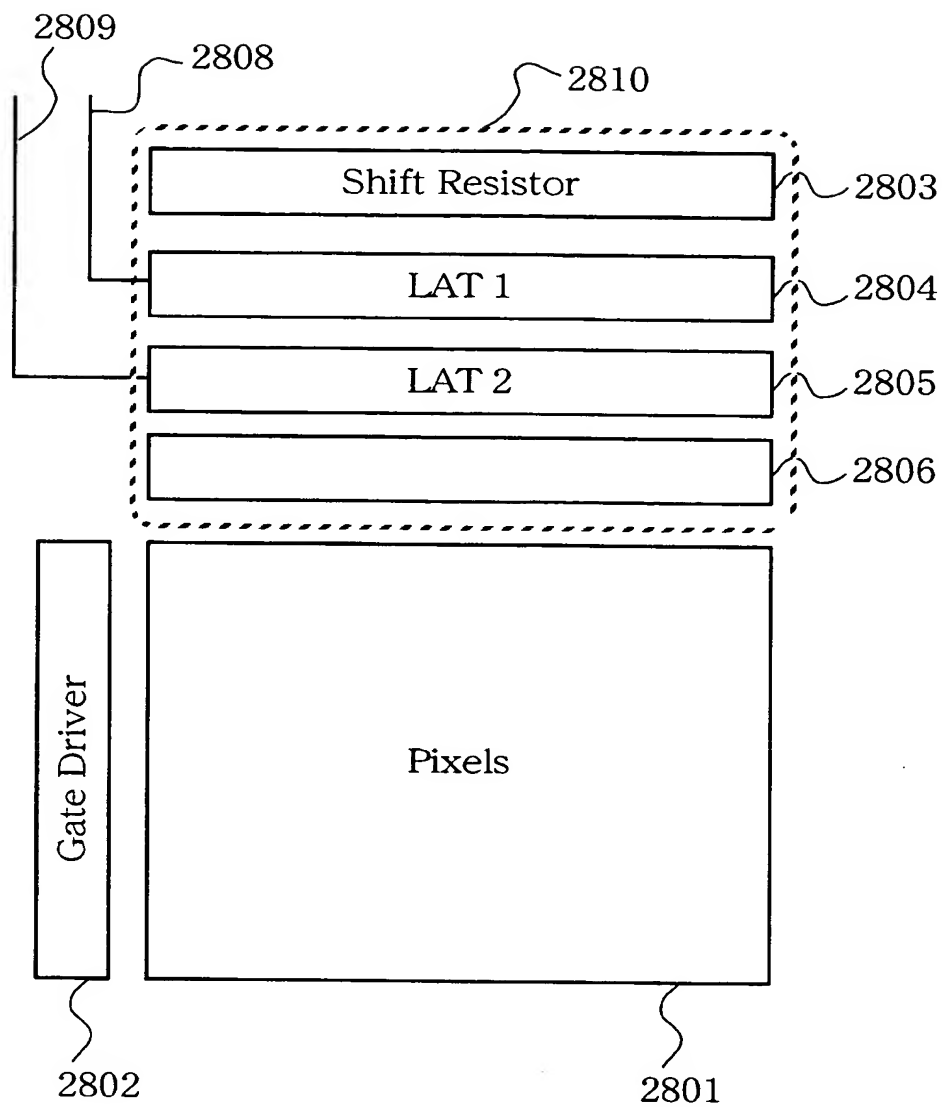
【図 26】



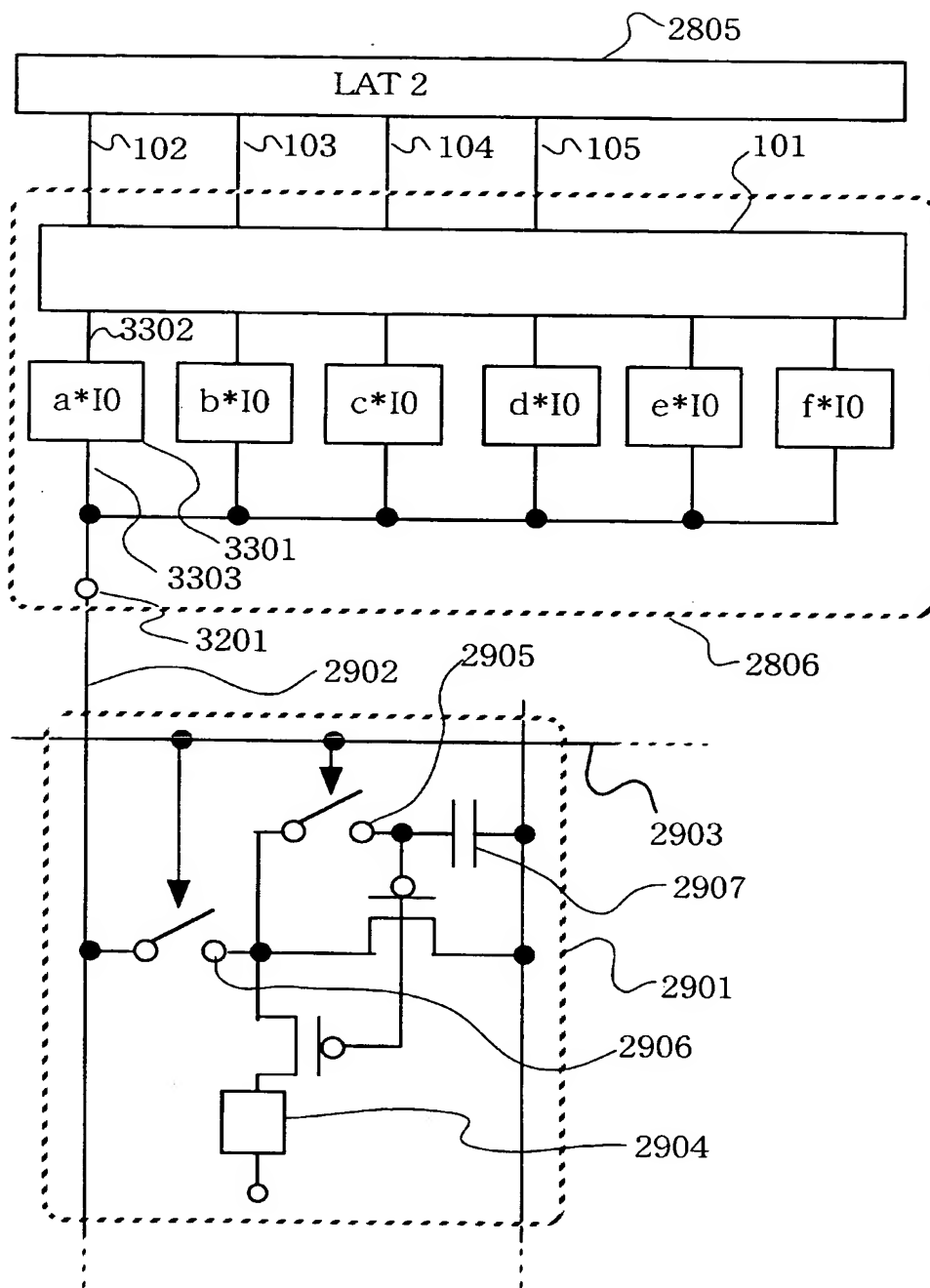
【図 27】



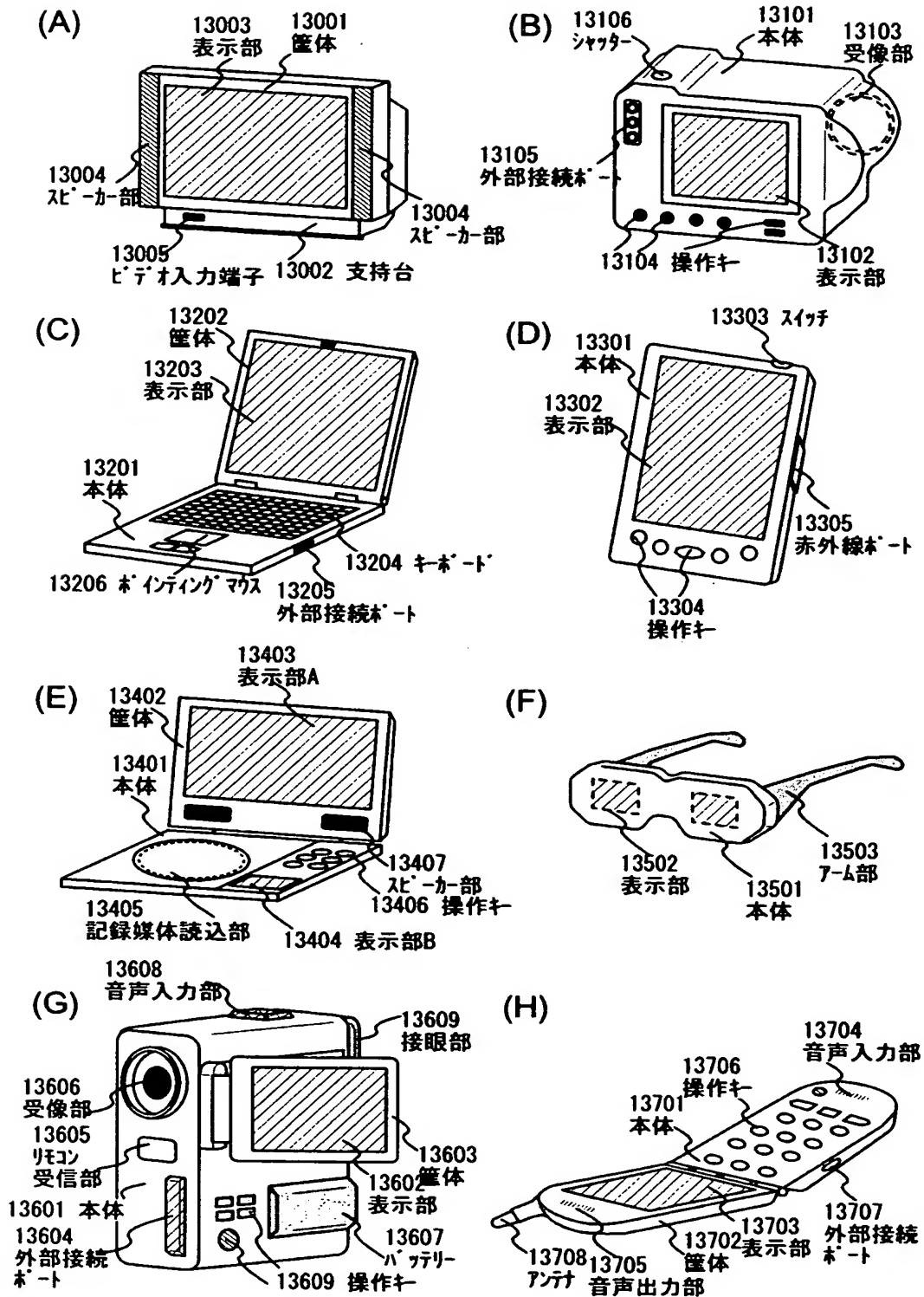
【図 28】



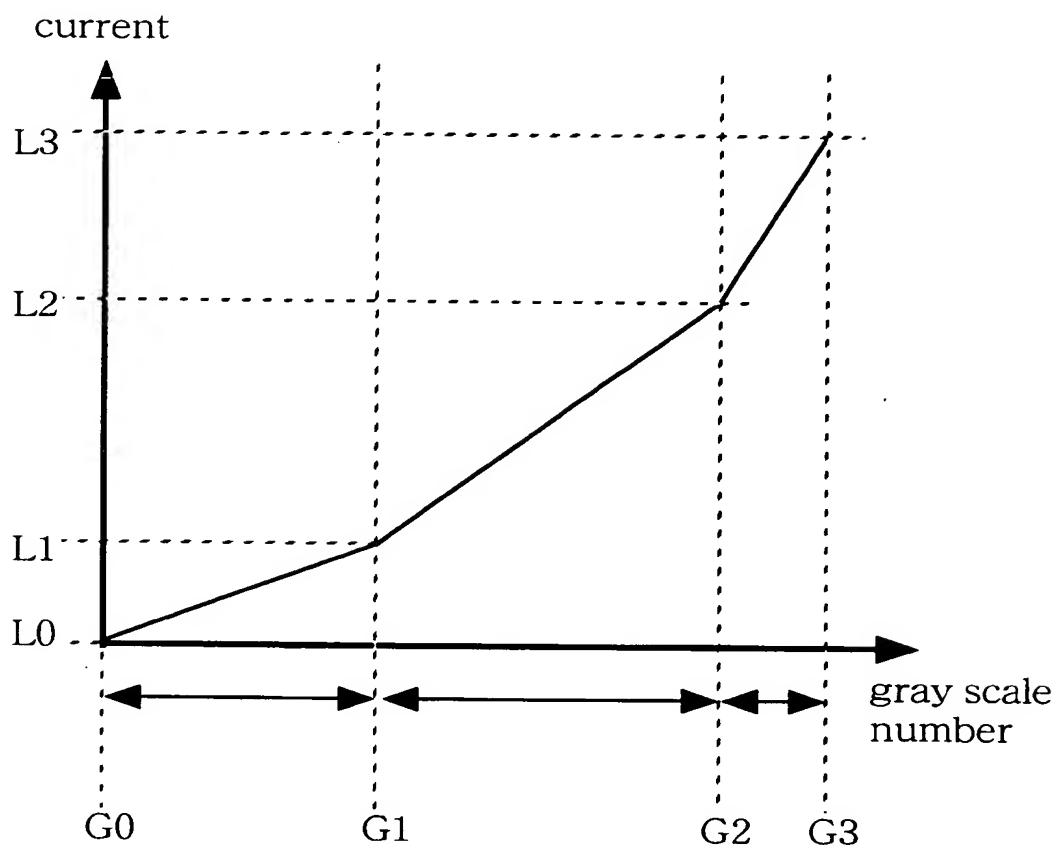
【図 29】



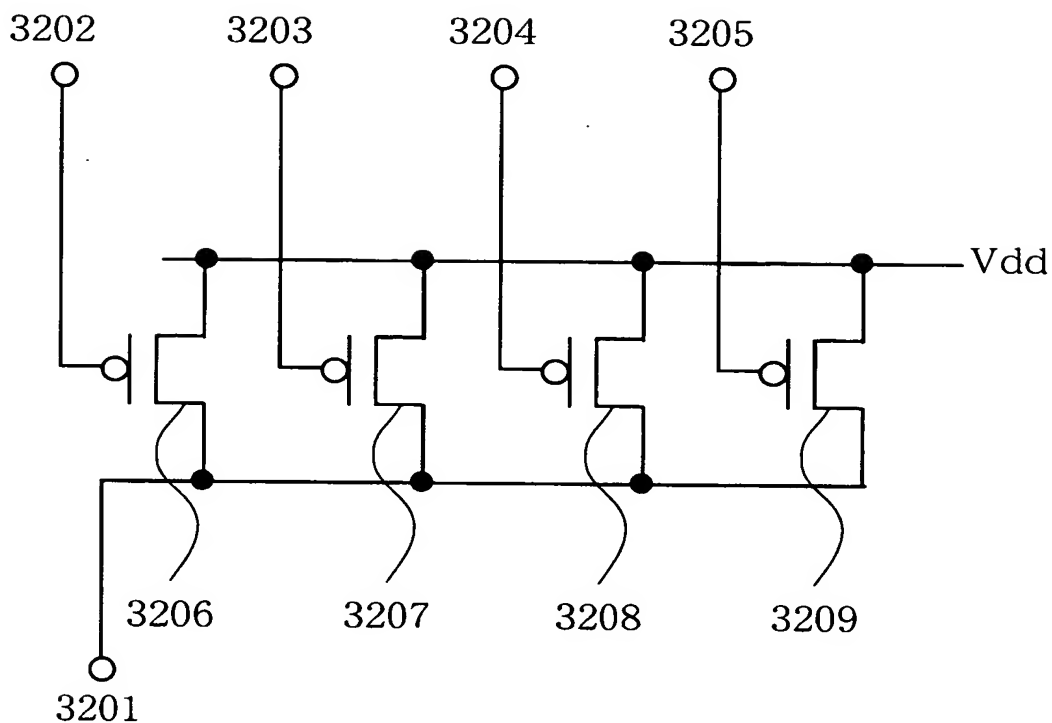
【図 30】



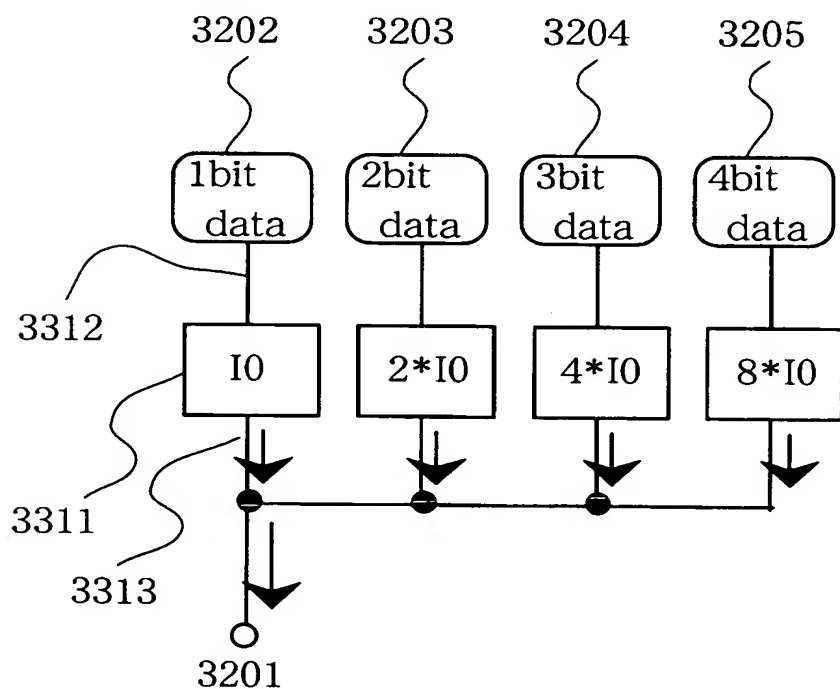
【図 3 1】



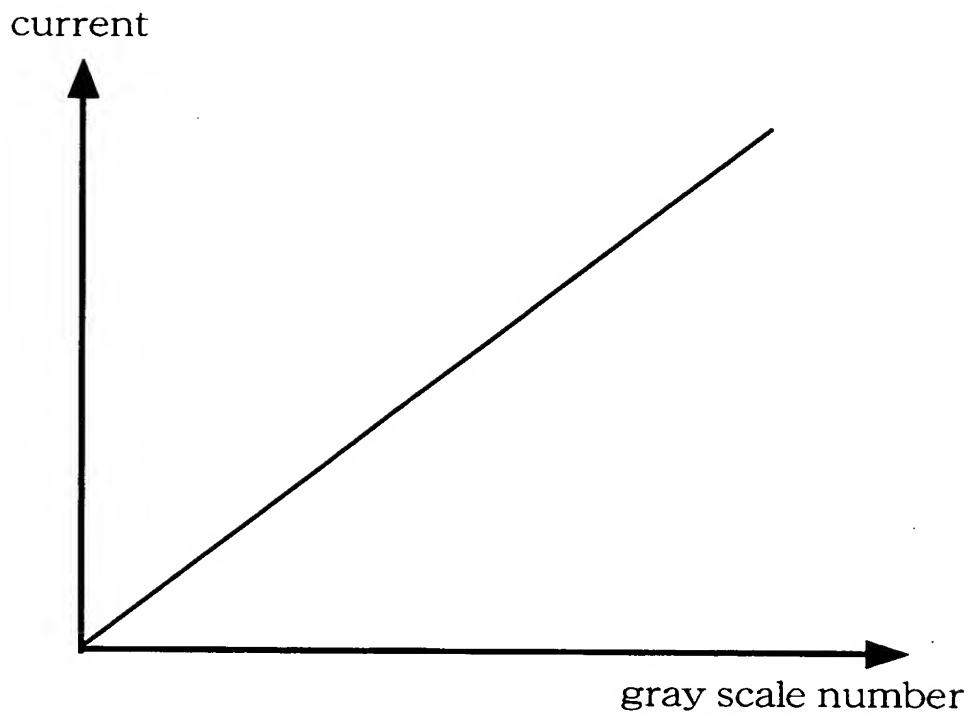
【図 3 2】



【図 3 3】



【図 34】



【書類名】 要約書

【要約】

【課題】 電圧電流変換機能とデジタルアナログ変換機能とガンマ補正機能とを有する半導体装置を提供する。

【解決手段】 切り替え回路101の入力端子102～105から、デジタルの入力信号（電圧）を入力する。切り替え回路101は、入力端子102～105と出力端子の間の接続関係を、デジタルの入力信号の値によって、切り替える。そして、切り替え回路101の出力端子には、電流源が接続されている。したがって、切り替え回路101において、入力端子102～105と出力端子の間の接続関係を切り替えることにより、デジタルの入力信号が、どの大きさの電流源に入力されるかが、切り替わることになる。このように、入力信号が入力される電流源を、切り替えることにより、ガンマ補正を行うことが出来る半導体装置を提供する。

【選択図】 図1

特願 2 0 0 2 - 3 5 7 8 3 9

出 願 人 履 歴 情 報

識別番号

[0 0 0 1 5 3 8 7 8]

1. 変更年月日

1 9 9 0 年 8 月 1 7 日

[変更理由]

新規登録

住 所

神奈川県厚木市長谷 3 9 8 番地

氏 名

株式会社半導体エネルギー研究所